

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020030002300 A  
(43)Date of publication of application: 08.01.2003

(21)Application number:	1020020016818	(71)Applicant:	SAMSUNG ELECTRONICS CO., LTD.
(22)Date of filing:	27.03.2002	(72)Inventor:	PARK, JAE.GEUN
(30)Priority:	28.06.2001 US 2001 893804		
(51)Int. Cl	H01L 21/20		

(54) FABRICATING METHOD OF SILICON WAFER INCLUDING RAPID THERMAL ANNEALING PROCESS OF ARGON/AMMONIA, SILICON WAFER FABRICATED THEREBY, AND CZOCHRALSKI PULLER FOR FABRICATING SINGLE CRYSTALLINE SILICON INGOT

(57) Abstract:

PURPOSE: A fabricating method of a silicon wafer including a rapid thermal annealing process of argon/ammonia, a silicon wafer fabricated thereby, and Czochralski puller for fabricating a single crystalline silicon ingot are provided to form the silicon wafer having enough denuded zones and a controlled vertical distribution of oxygen extraction materials as an intrinsic gathering site.

CONSTITUTION: A silicon wafer has an upper surface, a lower surface, and an oxygen extraction material density profile between the upper surface and the lower surface. The oxygen extraction material density profile includes the first and the second peak having the first and the second depth from the upper surface and the lower surface of the wafer, a denuded zone among the upper surface, the first peak, the lower surface, and the second peak, a concave region between the first and the second peak, a denuded zone between the lower surface including one or more slip potential regions and the second peak, and a denuded zone between the upper surface without slip potential and the first peak.



COPYRIGHT KIPO 2003

Legal Status

Date of final disposal of an application (20040821)

Patent registration number (1004506760000)

Date of registration (20040920)

Date of opposition against the grant of a patent (000000000)

특 2003-0002300

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
H01L 21/20

(11) 공개번호 특2003-0002300  
(43) 공개일자 2003년01월08일

(21) 출원번호	10-2002-0016818
(22) 출원일자	2002년03월27일
(30) 우선권주장	09/893,804 2001년06월28일 미국(US)
(71) 출원인	삼성전자 주식회사
(72) 발명자	경기 수원시 팔달구 태탄3동 416번지 박재근
(74) 대리인	경기도성남시분당구구미동무지개마을건영아파트1003동1901호 이영필, 정상빈

심사청구 : 있음

(54) 마르곤/암모니아 급속 열적 어닐링 공정을 포함한 실리콘웨이퍼의 제조방법, 그에 따라 제조된 실리콘 웨이퍼 및단결정 실리콘 잉곳의 제조를 위한 초크랄스키 플러

요약

제어된 결함 분포를 갖는 실리콘 웨이퍼가 제공되며, 웨이퍼의 표면으로부터 내측으로 충분한 깊이를 갖는 디루드존이 웨이퍼의 벌크영역에서의 높은 게더링 효과와 결합된다. 실리콘 웨이퍼에서, 인트린식 게더링 장소로서 역할을 하는 산소석출물은 수직 분포를 보여준다. 웨이퍼의 상면으로부터 하면에 이르는 산소석출물 농도 프로파일은 웨이퍼의 상면 및 하면으로부터 소정의 제1 및 제2 깊이에서 제1 및 제2 피크와, 상기 웨이퍼의 상면 및 하면과 상기 제1 및 제2 피크의 각각과의 사이의 디루드존들과, 웨이퍼의 벌크 영역에 대응하는 상기 제1 및 제2 피크 사이의 컨케이브 영역을 포함한다. 이러한 산소석출물 농도 프로파일을 위하여, 웨이퍼는 암모니아 및 마르곤을 포함하는 가스 혼합물 분위기에서 약 1200 °C 아래의 온도에서 급속 열적 어닐링 공정에 제공된다. 이러한 급속 열적 어닐링 공정을 사용함으로써, 슬립 전위는 웨이퍼의 소자 영역에서 감소될 수 있으며, 급속 열적 어닐링 챔버에서의 실리콘 다이옥사이드의 승화도 감소될 수 있다.

도표도

도10

색인어

산소석출물, 보이드, 잉곳, 냉각속도, 급속 열적 어닐링, 암모니아, 마르곤

영세서

도면의 간단한 설명

도 1은 실리콘 웨이퍼의 표면 부근에 형성되는 종래의 일반적인 모스(MOS) 트랜지스터의 구조를 나타내는 단면도이다.

도 2는 종래의 실리콘 웨이퍼에 대한 산소석출물의 농도 프로파일을 나타내는 도면이다.

도 3은 종래의 다른 실리콘 웨이퍼에 대한 산소석출물의 농도 프로파일을 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 실리콘 웨이퍼에 대한 산소석출물의 농도 프로파일을 개략적으로 나타내는 도면이다.

도 5는 본 발명의 일 실시예에 따라 수행되는 RTA(Rapid Thermal Annealing)공정의 타임차트이다.

도 6은 질소(N<sub>2</sub>) 가스 분위기하에서 도 5의 RTA 공정을 수행한 후의 웨이퍼의 깊이에 대한 점결합의 농도 프로파일을 나타내는 도면이다.

도 7은 마르곤(Ar) 가스 분위기하에서 도 5의 RTA 공정을 수행한 후의 웨이퍼의 깊이에 대한 점결합의 농도 프로파일을 나타내는 도면이다.

도 8은 수소(H<sub>2</sub>) 가스 분위기하에서 도 5의 RTA 공정을 수행한 후의 웨이퍼의 깊이에 대한 점결합의 농도 프로파일을 나타내는 도면이다.

도 9는 질소 가스 및 마르곤 가스를 포함하는 가스혼합물의 혼합비를 변화시키면서 도 5의 RTA 공정을 수행한 후의 베이컨시 농도 프로파일을 나타내는 도면이다.

도 10은 RTA 공정 동안에 사용된 가스의 종류에 대하여, 본 발명의 실시예들에 따른 RTA 공정을 수행한 후 후속 열처리를 통하여 얻어진 산소석출물의 농도 프로파일을 나타낸 도면이다.

도 11은 아르곤가스 분위기하에서 도 5의 RTA 공정을 수행함에 따라 실리콘 웨이퍼의 표면 근방에서의 COP(Crystal Originated Precipitates)의 분해과정을 설명하기 위한 도면이다.

도 12는 질소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후 후속 열처리를 받은 웨이퍼의 산소 석출물의 분포를 나타내는 사진이다.

도 13은 아르곤가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후 후속 열처리를 받은 웨이퍼의 산소 석출물의 분포를 나타내는 사진이다.

도 14는 수소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후 후속 열처리를 받은 웨이퍼의 산소 석출물의 분포를 나타내는 사진이다.

도 15는 질소가스 + 아르곤가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 산소석출물의 분포를 나타내는 사진이다.

도 16는 질소가스 + 수소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 산소석출물의 분포를 나타내는 사진이다.

도 17은 질소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 표면 부근에 형성된 디누드존(Denuded Zone; DZ)의 깊이를 나타내는 사진이다.

도 18은 아르곤가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 표면 부근에 형성된 디누드존의 깊이를 나타내는 사진이다.

도 19는 수소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 표면 부근에 형성된 디누드존의 깊이를 나타내는 사진이다.

도 20은 질소가스 + 아르곤가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 표면 부근에 형성된 디누드존의 깊이를 나타내는 사진이다.

도 21은 질소가스 + 수소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후속 열처리를 받은 웨이퍼의 표면 부근에 형성된 디누드존의 깊이를 나타내는 사진이다.

도 22a는 애스-그로운(as-grown)상태의 COP의 형상을 나타내며, 도 22b는 이를 질소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 변화된 COP의 형상을 나타내는 사진들이다.

도 23a는 애스-그로운(as-grown)상태의 COP의 형상을 나타내며, 도 23b는 이를 질소가스 + 아르곤가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후의 변화된 COP의 형상을 나타내는 사진들이다.

도 24a는 애스-그로운(as-grown)상태의 COP의 형상을 나타내며, 도 24b는 이를 질소가스 + 수소가스 분위기하에서 본 발명의 실시예들에 따른 RTA 공정을 수행한 후의 변화된 COP의 형상을 나타내는 사진들이다.

도 25는 본 발명의 실시예들에 따른 웨이퍼의 준비를 나타내는 공정순서도이다.

도 26은 실리콘 잉곳에서의 상대적 정결할 분포와 V/6비(잉곳의 인상속도/온도구배) 사이의 관계를 나타내는 개념도이다.

도 27는 종래의 일반적인 초크랄스키 플러를 나타내는 개략도이다.

도 28은 본 발명자에 의한 미국 출원번호 09/989,591 및 09/320,210에 따른 다른 종래의 초크랄스키 플러를 나타내는 개략도이다.

도 29는 본 발명의 일 실시예에 따른 초크랄스키 플러를 나타내는 개략도이다.

도 30은 도 29의 초크랄스키 플러의 요부를 나타내는 도면이다.

도 31은 질소 및 아르곤 혼합가스의 유량을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 32는 질소 및 아르곤 혼합가스의 혼합비를 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 33은 온도승온율(Ramp-up Rate)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 34는 어닐링 시간(annealing time)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 35는 열처리온도(annealing temperature)를 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 36은 온도하강율(Ramp-down Rate)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여주는 그래프이다.

도 37은 본 발명의 실시예들에 따른 RTA를 위한 시간-온도 프로파일을 나타내는 도면이다.

도 38은 본 발명의 실시예들에 따른 도 37의 RTA에 대한 산소석출물의 온도 의존성을 보여주는 도면이다.

도 39는 본 발명의 실시예들에 따른 산소석출물의 어닐링 시간 의존성을 보여주는 도면이다.

도 40은 본 발명의 실시예들에 따른 RTA에 동안에 아르곤 대 암모니아 유량비에 대한 산소석출물의 의존성을 보여주는 도면이다.

도 41은 본 발명의 실시예들에 따른 온도하강율에 대한 산소석출물의 의존성을 보여주는 도면이다.

도 42는 본 발명의 실시예들에 따른 초기 산소농도의 함수로서 피크 BMD(Bulk Micro-Defect; BMD) 밀도를 보여주는 도면이다.

도 43은 본 발명의 실시예들에 따른 RTA에 대한 온도 대 웨이퍼의 하부 표면에서의 슬립 길이를 보여주는 도면이다.

도 44는 본 발명의 실시예들에 따른 아르곤/암모니아 가스비 대 슬립 길이를 보여주는 도면이다.

도 45는 본 발명의 실시예들에 따른 온도하강율의 함수로서 슬립 길이를 보여주는 도면이다.

도 46a 및 도 46b는 본 발명의 실시예들에 따른 웨이퍼 하부의 XRT(X-ray topography) 사진이다.

도 47은 갭필링막(gap-filling film) 치밀화 후의 트랜치내에서의 스트레스를 보여주는 도면이다.

도 48a는 본 발명의 실시예들에 따른 실리콘 웨이퍼들에서 제작될 수 있는 전계효과 트랜지스터 소자의 단면도이다.

도 48b는 본 발명의 실시예들에 따른 도 48a의 웨이퍼에서 산소석출물의 프로파일을 보여주는 도면이다.

도 49는 본 발명의 실시예들에 따른 트랜치 전위 고정의 결과로서 얇은 트랜치 분리 소자에서 슬립의 이동을 보여주는 도면이다.

도 50은 본 발명의 실시예들에 따라, M자형 산소석출물 농도 프로파일을 갖지 않는 웨이퍼와 M자형 산소석출물 농도 프로파일을 갖는 웨이퍼에 대하여 리프레시 시간에 대한 누적 불량률(cumulative failure rate)을 보여주는 도면이다.

도 51은 종래의 RTA 시스템의 단면도이다.

도 52는 본 발명의 실시예들에 따른 개량된 초크랄스키 풀러의 개략도이다.

도 53은 도 52의 초크랄스키 풀러의 개량된 부분의 상세도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 마이크로전자 제조방법 및 소자에 관한 것으로서, 보다 상세하게는 실리콘 잉곳 제조방법과 그에 의해 제조된 실리콘 잉곳 및 웨이퍼에 관한 것이다.

반도체소자를 제작하기 위한 출발물질인 단결정 실리콘은 일반적으로 초크랄스키(Czochralski; CZ)법이라고 불리는 결정성장법에 의해 원통상의 잉곳으로 형성된다. 단결정 실리콘으로 된 잉곳은 슬라이싱, 식각, 세정, 폴리싱 등의 일련의 웨이퍼링공정을 거쳐서 웨이퍼로 제작된다. 상기 초크랄스키법에 따르면, 단결정 실리콘으로 된 시드결정을 용융 실리콘내로 집어넣은 후 상향 인상시키면, 용융 실리콘은 서서히 추출되면서 단결정 잉곳으로 성장된다. 상기 실리콘 용융물은 쿼츠 도가니내에 수용되어 있기 때문에 여러가지 불순물로, 그중의 하나가 산소, 오염된다. 실리콘의 용융 온도에서, 산소는 용융물의 온도에 해당하는 실리콘내의 산소의 용해도(Solubility)와 고상화된 실리콘내에서의 산소의 실제분리계수(actual segregation coefficient)에 의해 결정되는 농도에 이르기까지 결정격자 내로 침투한다. 이렇게 결정성장 과정에서 실리콘 잉곳에 침투된 산소의 농도는 후속되는 집적회로의 제작시에 사용되는 전형적인 온도에서 고상화된 실리콘내의 산소 용해도보다 훨씬 크다. 한편 결정이 성장되고 냉각됨에 따라 결정내의 산소의 용해도는 급격히 감소하게 되어, 결과적으로 냉각된 잉곳내에는 산소가 과포화된다.

상기 잉곳은 웨이퍼들로 슬라이스된다. 웨이퍼내의 잔류하는 인터스티셜 산소는 후속되는 열적 공정을 동안에 산소석출물로 성장된다. 소자 활성영역내에서의 산소석출물의 존재는 게이트산화막 집적성을 저하시키고, 그리고/또는 바람직하지 않은 기관 누설전류를 유발시킬 수 있다. 그러나, 이들이 소자 활성영역의 외측(즉, 벌크영역)에 존재한다면, 그들은 소자 공정으로부터 발생하는 금속 불순물들을 수집할 수 있다. 이러한 바람직한 기능을 게터링이라 불린다.

도 1은 종래의 MOS(MOS) 트랜지스터의 단면구조를 나타낸다. 도 1을 참조하면, 산소석출물이 실리콘기판(10)의 표면 근방에 형성된 소오스영역(12)과 드레인영역(14) 사이의 채널영역내에 존재하게 되면, 게이트전극(18)과 실리콘기판(10)과의 전기적 절연을 유지하는 게이트 절연막(16)의 절연파괴를 일으킬 수 있다. 또한 MOSFET를 사용하는 메모리소자에서의 리프레시특성을 열화시키게 된다.

또한, 후속되는 열처리에 의해 발생하는 웨이퍼의 벌크영역(10a)내에 형성된 산소석출물들은 리키지소스로서 작용할 수 있으며, 후속되는 반도체소자의 제작과정에서 원하지 않는 금속 불순물들을 트랩할 수 있는 인트린식 게터링(Intrinsic Gettering) 사이트로서도 역할을 한다. 따라서 잉곳내에 산소농도가 충분히 높으면 인트린식 게터링 사이트인 산소석출물의 양이 많아져 게터링 능력이 높아진다. 그러나, 산소농도가 충분하지 않으면 산소석출물이 벌크영역내에 형성되지 않아 게터링 능력이 감소되거나 또는 전혀 없어지게 된다. 따라서, 웨이퍼의 벌크영역내에는 적정량의 산소석출물이 분포되도록 조절될 필요성이 존재하게 된다.

한편, 종래의 일반적인 방법으로 잉곳성장되고 웨이퍼링되어진 웨이퍼는 웨이퍼의 상면(전면)으로부터 하면(후면)에 이르기까지 전체적으로 산소석출물이 분포되어 있다. 일반적으로, D-디펙트(배이컨식 집괴),

전위, 적층결함 및 산소석출물 등이 존재하지 않는 디누드존(Denuded Zone; DZ, 10b)층이 상면으로부터 소정 깊이로 이르기까지 확보되어야 한다. 그러나, 종래의 방법에 의해 제조된 웨이퍼들은 웨이퍼의 표면 근방까지 산소석출물이 발생되어 누설전류의 소오스로서 작용하게 된다.

따라서, 웨이퍼의 표면 근방에 충분한 디누드존을 확보하면서, 웨이퍼의 벌크영역에 인트린식 게더링 사이트들을 형성하기 위해, 예를 들어 초기산소가 13 ppm(parts per million atoms) 이상에서 고농도의 산소를 함유한 웨이퍼를 저온과 고온을 교대로 하여 장시간 열처리를 수행함으로써, 웨이퍼의 벌크영역내에 산소석출물을 형성시킬 수 있다. 그러나, DZ가 인트린식 산소의 아웃-디퓨전(out-diffusion)에 강하게 의존하기 때문에 충분한 DZ를 얻는 것은 어렵다. 이러한 종래의 기술에 의해 열적으로 처리된 반도체 웨이퍼에 대하여 그 상면으로부터 하면에 이르는 산소석출물의 농도 프로파일을 도 2에서와 같이 나타낼 수 있다.

특히, 부가적인 고온의 열적 공정이 장시간 동안 수행되는 종래의 기술은 소자의 특성을 악화시킬 수 있다. 예를 들어, 슬립(slip)이나 워파(warp)이 웨이퍼에서 발생할 수 있다. 더구나, 제조 원가도 증가할 수 있다. 또한, 그러한 경우에는 벌크영역내의 산소석출물에 트랩되어 있던 금속 오염물들, 특히 철(Fe) 등이 후속공정에 의해 웨이퍼의 표면의 디누드존쪽으로 다시 릴라스(release)되어 리키지 소오스로 작용하게 된다는 문제점이 있다.

도 3은 미합중국 특허번호 제 5,401,669호의 도 1A에 개시된 종래의 다른 방법에 의해 형성된 산소석출물의 농도 프로파일을 제도하여 나타낸 도면이다. 특히, 도 3은 질소분위기하에서 웨이퍼에 대하여 급속 열적 어닐링(RTA) 공정을 수행하고, 후속 열처리를 수행하여 형성된 산소석출물의 웨이퍼 깊이로 따른 농도 프로파일을 나타낸 것이다. 그러나, 상기 종래의 방법은 도 3에서 알 수 있듯이, 웨이퍼의 표면으로부터 거의 디누드존을 확보할 수 없으며, 벌크영역내에서 산소석출물이 충분히 존재하지 않는다.

#### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 웨이퍼의 표면 근방에 디누드존이 충분히 확보되어 있으며 동시에 웨이퍼의 벌크영역 내에서 인트린식 게더링 사이트로서 역할을 할 수 있는 산소석출물의 제어된 수직적 분포를 갖는 실리콘 웨이퍼를 제공하는 데 있다.

본 발명의 다른 목적은, 웨이퍼의 표면 근방에 디누드존이 충분히 확보되어 있으며 동시에 웨이퍼의 벌크영역 내에서 인트린식 게더링 사이트로서 역할을 할 수 있는 산소석출물의 제어된 수직적 분포를 갖는 실리콘 웨이퍼와 임팩트의 제조방법을 제공하는 데 있다.

본 발명의 또다른 목적은 본 발명에 따른 실리콘 웨이퍼를 제조하기 위하여 급속냉각이 가능한 단결정 실리콘 임팩트를 제조하기 위한 초크랄스키 풀러를 제공하는 데 있다.

#### 발명의 구성 및 작용

본 발명의 실시예들은 인트린식 사이트로서 역할을 할 수 있는 산소석출물의 제어된 수직적 분포를 갖는 실리콘 웨이퍼를 제공한다. 특히, 반도체소자의 활성영역이 형성될 수 있는 실리콘 웨이퍼의 상면으로부터 하면에 이르는 산소석출물 농도 프로파일은 웨이퍼의 상면 및 하면으로부터 각각 소정의 제1 및 제2 깊이로 있는 제1 및 제2 피크들을 포함한다. 또한, 디누드존(DZ)이 웨이퍼의 상면과 제1 피크 사이 및 웨이퍼의 하면과 제2 피크 사이에 포함된다. 또한, 산소석출물 농도 프로파일은 제1 피크와 제2 피크 사이에서 웨이퍼의 벌크영역에 상응하는 컨케이브(concave) 영역을 갖는다.

더구나, 본 발명의 실시예에서, 상기 웨이퍼의 하면과 상기 제2 피크 사이의 디누드존은 그 내에 적어도 하나의 슬립 전위 영역을 포함하며, 반면에 웨이퍼의 상면과 제1 피크 사이의 디누드존은 그 내에 슬립 전위가 없다. 다른 실시예들에서는, 실리콘 웨이퍼는 STI 슬립이 없는 웨이퍼의 상면과 제1 피크 사이의 디누드존에서 복수개의 얇은 트랜치 분리(Shallow Trench Isolation; STI) 영역들을 포함한다. 또다른 실시예에서는, 산소석출물 농도 프로파일은 전술한 바와 같이, 제1 및 제2 피크들, 디누드존 및 제1 및 제2 피크 사이의 컨케이브 영역을 포함한다. 복수개의 STI 영역들은 STI 영역에 근접한 상기 웨이퍼의 상면과 제1 피크 사이의 디누드존내에 포함되며, 산소석출물 도 2에서의 STI 영역으로부터 멀리 떨어져 존재하는 실리콘 웨이퍼에서와 동일한 STI 영역들에 비하여 감소된 STI 슬립을 갖는다.

본 발명의 어떤 실시예들에서는, 산소석출물 농도 프로파일은 상면과 하면 사이의 중심에 위치하는 실리콘 웨이퍼의 중심면에 대하여 대칭적이다. 따라서, 예를 들어, 상기 소정의 제1 및 제2 깊이는 동일하다. 그러나, 다른 실시예들에서는 상기 프로파일은 대칭적일 필요는 없으며, 그리하여 예를 들어 제1 피크 및 제2 피크가 다른 깊이가 될 수 있다. 또한, 본 발명의 어떤 실시예에서는 디누드존의 깊이는 웨이퍼의 각 면으로부터 5  $\mu\text{m}$  내지 40  $\mu\text{m}$ 의 범위 내일 수 있으며, 그리하여 반도체 소자의 활성영역이 충분한 깊이까지 형성된다. 본 발명의 다른 실시예들에서는, 상기 제1 피크 및 제2 피크에서의 산소석출물의 농도는 적어도  $1 \times 10^{17} \text{ cm}^{-3}$  이상이며, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브 영역에서의 산소석출물의 농도는 적어도  $1 \times 10^{16} \text{ cm}^{-3}$  이상이다. 또다른 실시예들에서는, 상기 컨케이브 영역내의 최저 산소석출물 농도는 상기 제1 및 제2 피크들에서의 최고 산소석출물 농도보다도 적어도 1차수의 크기(an order of magnitude) 만큼 작다.

본 발명의 다른 실시예들에 따른 실리콘 웨이퍼는, 산소석출물 핵생성 중심, 예를 들어 후속되는 열처리를 통하여 전술한 산소석출물 농도 프로파일을 생성하는 베이컨시의 제어된 분포를 포함한다. 상기 베이컨시 농도 프로파일은 상기 웨이퍼의 상면 및 하면으로부터 각각 소정의 제1 및 제2 깊이에서의 제1 및 제2 피크를 포함한다. 또한, 상기 베이컨시 농도는 상기 웨이퍼의 상면과 상기 제1 피크 사이 및 상기 웨이퍼의 하면과 상기 제2 피크 사이에 DZ를 만들기 위하여 임계 농도보다 작은 소정의 농도로 유지된다. 상기 베이컨시 농도 프로파일은 상기 제1 및 제2 피크 상에서 컨케이브 영역을 갖는다. 일부 실시예에서는, 상기 웨이퍼의 하면과 상기 제2 피크 사이의 디누드존은 그 내에 적어도 하나의 슬립 전위 영역을 포함하며, 반면에 상기 웨이퍼의 상면과 상기 제1 피크 사이의 디누드존은 그 내에 슬립 전위가 없다. 다른

실시예들에서는, 복수개의 STI 영역들이 상기 웨이퍼의 상면과 상기 제1 피크 사이의 디nudzone에 포함되며, 전술한 산소석출을 생성성 중심들을 포함하지 않는 실리콘 웨이퍼에서의 동일한 STI 영역들에 비하여 감소된 STI 슬립을 갖는다. 대칭적인 또는 비대칭적인 프로파일들이 얻어질 수 있다.

본 발명의 방법 실시예들에 따르면, 급속 열적 어닐링(RTA)은, 후속되는 열처리 동안에 산소석출을 성장 장소로서 역할을 하는 핵생성 중심들을 발생시키기 위하여, 상기 실리콘 웨이퍼의 상면 및 하면에 대하여 베이컨시 주입 효과를 갖는 가스와 인터스티셜 실리콘 주입 효과를 갖는 가스의 혼합 가스 분위기하에서 약 1100 °C와 1200 °C 사이에서 상기 실리콘 웨이퍼에 대하여 수행되며, 그리하여 상기 웨이퍼의 상면으로부터 하면에 이르는 핵생성 중심 농도 프로파일은 상기 웨이퍼의 상면 및 하면으로부터 각기 소정의 제1 및 제2 깊이에서의 제1 및 제2 피크를 포함한다. 또한, 상기 핵생성 중심 농도는, 웨이퍼의 상면과 제1 피크 사이 및 상기 웨이퍼의 하면과 제2 피크 사이에 OZ를 만들기 위한 임계 농도보다도 작은 소정의 농도로 유지된다. 마지막으로, 핵생성 중심 프로파일은 웨이퍼의 벌크 영역에 상당하는 상기 제1 피크 및 제2 피크 사이에 컨케이브 영역을 갖는다. 대칭적인 또는 비대칭적인 프로파일이 제공될 수 있다.

또다른 실시예에서, 상기 RTA는 후속되는 열처리 동안에 산소석출을 성장 사이트로서 역할을 하는 핵생성 중심들을 발생시키기 위하여 암모니아(NH<sub>3</sub>) 및 아르곤(Ar)을 포함하는 가스 혼합물의 분위기하에서 실리콘 웨이퍼에 대하여 수행되며, 웨이퍼의 상면으로부터 하면에 이르는 핵생성 중심 농도 프로파일은 전술한 바와 같이 될 수 있다. 또다른 실시예에서, 상기 RTA는 약 1100 °C 내지 1150 °C 사이에서 수행된다. 또다른 실시예에서는 상기 RTA는 약 1120 °C에서 수행된다. 다른 실시예에서는 상기 RTA는 적어도 약 5초 동안 수행된다. 다른 실시예에서는 상기 RTA는 약 50°C/초로, 암모니아 및 아르곤을 포함하는 분위기를 급속히 가열시키는 것이 진행된다.

본 발명의 또다른 실시예들에 따르면, 약 1100°C 내지 1200°C 사이에서 적어도 약 5초 동안 암모니아 및 아르곤을 포함하는 분위기하에서 상면과 하면을 갖는 실리콘 웨이퍼에 대하여 RTA를 수행함으로써 실리콘 웨이퍼가 제작된다. 다른 실시예에서, 상기 RTA는 약 1100°C 내지 1150°C 사이에서 수행된다. 또다른 실시예에서, 상기 RTA는 1120°C에서 수행된다. 또다른 실시예에서, 상기 RTA를 수행하기 이전에, 상기 분위기의 가열이 약 50°C/초, 예를 들어 약 800°C로부터 약 1100°C 내지 1150°C 사이로 증가된다. 더구나, 상기 RTA를 수행한 후에, 상기 가열이 약 10°C/초 내지 약 70°C/초, 예를 들어 약 800°C까지 감소될 수 있다. 또다른 실시예에서, 상기 가열을 감소시킨 후, 암모니아가 상기 분위기로부터 퍼지되어질 수 있다.

본 발명의 다른 방법 실시예에 따르면, 복수개의 실리콘 웨이퍼들이 RTA 챔버 내에서 아르곤 및 암모니아를 포함하는 분위기하에서, 일련의 웨이퍼들로부터 상기 RTA 챔버로 실리콘 다이옥사이드의 승화를 일으키는 온도 이하에서, 일련의 실리콘 웨이퍼들에 대한 RTA 공정을 연속적으로 수행함으로써 제작된다. 상기 RTA는 전술한 어떠한 조건하에서 수행될 수 있다. 다른 실시예에서, 실리콘 웨이퍼들이 RTA 챔버의 실리콘 다이옥사이드를 세정함이 없이 6개월이나 그 이상 동안 연속적으로 처리되어질 수 있다.

다른 방법 실시예에 따르면, 열처리는 웨이퍼의 상면으로부터 하면에 이르는 산소석출을 농도 프로파일을 생성하기 위해 상기 RTA 이후에 수행되며, 상기 프로파일은 웨이퍼의 상면 및 하면으로부터 각기 소정의 제1 및 제2 깊이에서의 제1 및 제2 피크, 상기 웨이퍼의 상면과 제1 피크 사이 및 상기 웨이퍼의 하면과 제2 피크 사이의 OZ, 상기 제1 피크와 제2 피크 사이에서의 컨케이브 영역을 포함한다. 대칭적인 또는 비대칭적인 프로파일이 제공될 수 있다.

본 발명의 다른 실시예에서, 본 발명의 실시예들에 따른 RTA가 수행되는 실리콘 웨이퍼가, 임곳의 인상속도가 인터스티셜 집괴들의 형성이 방지되기에 충분히 높지만, 인터스티셜 집괴들의 형성이 방지되고 베이컨시 집괴의 형성이 방지되기에 충분히 낮은 임곳 인상속도 프로파일에 따라 핫존 퍼니스에서 용융실리콘으로부터 인상된 임곳으로부터 제작될 수 있다.

본 발명의 다른 실시예에서는, 본 발명의 실시예들에 따른 RTA가 수행되는 실리콘 웨이퍼가, 임곳의 인상속도가 인터스티셜 집괴들을 형성함이 없이 임곳의 직경을 관통하면서 베이컨시 집괴들이 형성되기에 충분히 높은 임곳 인상속도 프로파일에 따라 핫존 퍼니스에서 용융실리콘으로부터 인상된 임곳으로부터 제작될 수 있다.

본 발명의 다른 실시예들에 따르면, 단결정 실리콘 임곳을 성장시키기 위한 초크랄스키 풀러는 챔버 밀봉체, 용융 실리콘을 보유하는 상기 챔버 밀봉체 내의 도가니, 시드결정을 보유하기 위해 상기 도가니에 인접되어 있는 상기 밀봉체 내의 시드홀더, 상기 도가니를 둘러싸는 상기 밀봉체 내의 히터를 포함한다. 또한, 서로 떨어져 있는 내부 및 외부 열차단하우징벽들, 상기 내부 및 외부 열차단하우징벽들과 연결된 열차단하우징덮개 및 열차단하우징바닥을 포함하며, 상기 열차단하우징덮개는 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽까지 상향경사지며, 상기 열차단하우징바닥은 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽을 향하여 하향경사지는, 링형의 열차단하우징이 상기 챔버 밀봉체 내에 제공된다. 상기 링형의 열차단하우징은 또한 상기 외부 열차단하우징벽과 상기 열차단하우징 바닥의 교차점에서 노치를 포함한다. 지지부재가 상기 도가니내에서 상기 열차단하우징을 지지한다.

다른 실시예들에 따르면, 상기 열차단하우징 바닥은 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽을 향하여 하향경사지며 상기 내부 열차단하우징벽에 인접한 제1 부분을 포함한다. 또한, 상기 열차단하우징 바닥은 상기 외부 열차단하우징벽으로부터 상기 내부 열차단하우징벽을 향하여 하향경사지며 상기 외부 열차단하우징벽에 인접한 제2 부분을 포함한다.

본 발명의 실시예들에 따른 초크랄스키 풀러는 또한 상기 시드홀더를 상기 용융 실리콘을 실린더형 단결정 실리콘 임곳으로 성장시키기 위해 상기 도가니로부터 인상시키며, 상기 임곳은 실린더 형상으로 그 중심축을 따라 그 주위로 성장하며, 상기 용융 실리콘과 임곳-용융 실리콘 경계를 형성한다. 상기 열차단하우징의 상기 내부 및 열차단하우징벽들의 길이, 상기 열차단하우징덮개 및 제1 및 제2 부분의 경사각도를, 상기 임곳과 상기 내부 열차단하우징벽 사이의 거리, 상기 도가니와 상기 외부 열차단하우징벽 사이의 거리, 상기 용융실리콘과 상기 내부 열차단하우징벽사이의 거리 및 상기 열차단판의 위치 중의 적어도 하나가, 상기 인상된 임곳이 그 중심에서의 상기 임곳의 온도에 기초하여, 상기 임곳-용융 실리콘 경계에서의 온도로부터 상기 임곳의 소정 온도까지 적어도 1.4 °K/분의 비율로 냉각되도록 선택된다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예들을 상세하게 설명한다. 그러나, 본 발명은 많은 상이한 형태로 구현될 수 있으며, 여기서 설명되는 실시예들에 한정되는 것으로 해석되서는 아니되며, 처리된 이러한 실시예들은 그 개시내용을 완벽히 하며 발명의 사상을 당업자에게 충분히 전달하기 위해 제공되는 것이다. 도면들에서, 층들 및 영역들의 두께는 명료성을 위해 과장되어 있다. 동일한 참조번호는 전체적으로 동일한 요소를 지칭한다. 층, 영역 또는 기판과 같은 요소가 다른 요소 '상'에 있는 것으로 언급될 때, 이것은 다른 요소 위에 직접 있거나 중간요소가 개입될 수도 있다. 반대로, 어떤 요소가 다른 요소 '직접 상'에 있는 것으로 언급될 때, 그 곳에는 중간요소가 존재하지 않는 것이다. 더구나, 여기에서 묘사되고 표시되는 각 실시예는 또한 그 상보적인 도전형태의 실시예를 포함한다.

도 4는 본 발명의 일 실시예에 따른 실리콘 웨이퍼에 대한 산소석출물의 농도 프로파일을 개략적으로 나타내는 도면이다. 도 2 및 도 3에 도시된 종래의 기술에 의해 형성된 실리콘 웨이퍼내의 산소석출물의 농도 프로파일과 비교하여, 본 발명에 의한 산소석출물 농도 프로파일은 웨이퍼의 상면 및 하면으로부터 일정 깊이에서 이르는 디너드존이 충분히 확보되어 있으며, 각 디너드존과 벌크영역 사이의 경계에서 이중 피크(Double Peak)가 형성된다. 또한 이중 피크 사이의 벌크영역 내에서의 많은 양의 산소석출물이 금속 오염물질의 게터링효과를 충분히 발휘할 수 있을 정도로 존재하게 된다.

보다 구체적으로는, 종래의 산소석출물 프로파일에서는 웨이퍼의 중앙에 위치한 단일 피크에 의해 포집된 금속 오염물질들은 후속되는 열처리 공정에 따라 릴리스(release)될 수도 있다. 종래의 프로파일과 비교하여, 산소석출물 농도 프로파일에서 이중 피크를 포함하는 본 발명의 실시예들에서는 금속 오염물질이 웨이퍼의 벌크영역 및 표면 양 방향으로 릴리스될 수 있으므로, 표면으로 릴리스된 금속 오염물질의 양은 감소될 수 있다.

도 5는 본 발명의 실시예들에 따라 수행되는 RTA(Rapid Thermal Annealing)공정의 타임차트이다. 본 발명이 적용되는 RTA 퍼니스는 통상의 상업화된 것을 사용할 수 있다. 상기 RTA 공정에서, 먼저, 본 발명에 따른 실리콘 웨이퍼를, 예를 들어 대기 주기 동안 약 700℃ 정도로 설정된 RTA 퍼니스로 로딩한다(I). 이어서, RTA 퍼니스의 온도를, 예를 들어 약 1250℃까지 약 50℃/초의 비율로 급격히 증가시킨다(II). 이어서, 1250℃의 온도에서 일정시간, 예를 들어 약 10초간 유지시킨다(III). 이어서, 온도를 대기 주기의 온도까지 약 33℃/초의 비율로 급속히 감소시킨다(IV). 마지막으로, 웨이퍼를 RTA 퍼니스로부터 언로딩한다(V). 도 5와 같은 RTA 공정의 실시예에 의해 산소석출물 핵생성 중심의 분포가 제어될 수 있으며, 다른 한편으로는 도 11에서 나중에 설명하는 바와 같이 웨이퍼의 표면 근방에 존재하는 보이드 또는 COP가 분해될 수 있다.

도 5의 공정 온도 범위는 단순히 예시적인 것이다. 그러나, 본 발명의 실시예들에 따른 RTA에서 분위기 가스들의 종류, 분위기 가스들의 유량, 분위기 가스들의 혼합비, 온도상승률(ramp-up rate), 어닐링 온도, 어닐링 시간 및/또는 온도하강률(ramp-down rate)(즉, 냉각속도) 등이 이하에서 설명하는 바와 같이 도 4에 따른 프로파일을 얻는 데 기여한다. 상기 RTA는 적어도 1150℃에서 적어도 5초 이상 동안 수행된다. 예를 들어, 1150℃에서 열처리를 수행하는 경우 적어도 30초 정도 유지하며, 1250℃에서 열처리를 수행하는 경우 적어도 5초 내지 10초 정도 수행할 수 있다. 한편 냉각속도는 적어도 30℃/초 이상으로 급냉시킨다.

웨이퍼의 표면에 베이컨시 주입 효과를 제공하는 가스와 인터스티셜 실리콘 주입 효과를 제공하는 가스를 포함하는 가스 혼합물이 본 발명의 실시예에 따라 RTA를 위한 가스로서 사용된다. 일부 실시예에서는 질소가스가 베이컨시 주입 효과를 갖는 가스로서 사용되며, 아르곤/수소 가스가 인터스티셜 실리콘 주입 효과를 갖는 가스로서 사용된다.

도 6 내지 도 8은 도 5에서 보여지는 RTA가 각기 질소, 아르곤 및 수소 분위기하에서 수행된 후, 웨이퍼의 깊이에서 대한 베이컨시 결합 및 인터스티셜 실리콘 결합의 점결합 농도 프로파일을 나타낸다. 도 6 내지 도 8에서, 선 (a)는 불활성 가스 분위기에서 RTA를 수행한 후 베이컨시 점결합 농도 프로파일을 나타내며, 선 (b) 및 (c)는 대응하는 가스 분위기에서 RTA를 수행한 후, 각기 베이컨시 및 인터스티셜 점결합 농도 프로파일들을 나타낸다.

도 6 내지 도 8의 실시예들에서 보여지는 바와 같이, 불활성 가스 분위기에서 RTA를 수행한 후의 베이컨시 점결합 농도((a)로 지시되는 컨벡스 커브)는 웨이퍼의 상면 및 하면에서 낮으며, 웨이퍼의 벌크 영역에서 높다. RTA 퍼니스의 온도가 불활성가스 분위기에서 도 5의 점(a)의 온도까지 급격히 증가되면, 웨이퍼에서 점결합으로서 존재하는 베이컨시의 평형농도는 증가한다. 베이컨시의 이동도는 웨이퍼의 벌크 영역내에서 낮기 때문에 베이컨시 농도는 벌크 영역내에서 평형농도보다 낮게 유지된다. 그러나, 베이컨시의 이동이 웨이퍼의 표면 근방에서는 활성적이기 때문에 웨이퍼의 표면 근방에서 베이컨시의 농도는 급격히 평형농도에 도달한다. 한편, RTA 퍼니스의 온도가 급격히 증가함에 따라, 인터스티셜 실리콘의 평형농도는 예를 들어, 베이컨시와 인터스티셜 실리콘 사이의 프렌켈 재결합(Frenkel recombination)에 의해 베이컨시 농도가 증가함에 따라 낮아진다. 또한, 웨이퍼의 벌크 영역내에 존재하는 인터스티셜의 이동도가 그 내에 있는 베이컨시와 같이 낮기 때문에, 벌크 영역내의 인터스티셜 농도는 평형농도보다 높게 유지된다. 그러나, 웨이퍼의 표면 근방에서의 인터스티셜 농도는, 웨이퍼의 표면 근방에서의 베이컨시 농도가 그럼에 따라 평형농도에 도달한다.

웨이퍼가 도 5의 점(b)에 이르는 시간 동안 고온에서 유지될 때, 확산이 일어나 베이컨시 및 인터스티셜이 평형농도에 도달한다. 웨이퍼가 도 5의 점(c)의 온도까지 급격히 냉각된 후에, 큰 확산계수를 갖는 인터스티셜 점결합들은 감소된 온도에서 새로운 평형농도에 도달한다. 그러나, 작은 확산계수를 갖는 베이컨시 점결합들은 웨이퍼에서 과포화되어진다. 특히, 베이컨시의 과포화 정도는 웨이퍼의 벌크 영역내에서 높다. 그러나, 베이컨시의 이동도가 웨이퍼의 표면 근방에서 높기 때문에, 베이컨시 점결합들의 농도는 감화된 온도에서 즉시 새로운 평형농도에 도달한다.

따라서, 불활성 분위기에서 RTA가 수행된 후의 베이컨시 농도 프로파일은 도 6 내지 도 8에서 보여지는 바와 같이 컨벡스 형상을 갖는다.

또한, 도 6에서 보여지듯이, 도 5의 RTA가 질소가스 분위기에서 수행된 경우, 웨이퍼의 벌크 영역내로 침

투한 질소가스는 베이컨시 실리콘과 결합하여 작은 크기의 실리콘 나이트라이드( $Si_3N_4$ )를 생성하며, 그리하여 벨크 영역내에서 베이컨시 농도는 낮아진다. 한편, 베이컨시 농도는 질소가스에 의한 베이컨시 주입 효과로 인하여 웨이퍼의 표면 근방에서 증가한다. 그 결과, 질소 분위기하에서의 베이컨시 농도 프로파일은 불활성 분위기하에서 제조된 웨이퍼의 그것과는 반대 형상((b)로 지시된 선)을 갖는다.

게다가, 도 5의 RTA 공정이 각기 도 7 및 도 8에서 보여지듯이 아르곤 및 수소 가스 분위기하에서 수행될 때는 베이컨시 농도는 인터스티셜 실리콘 주입효과로 인하여 웨이퍼 전체에 걸쳐 낮아진다. 특히, 베이컨시 실리콘과 인터스티셜 실리콘의 재결합이 사용된 가스의 인터스티셜 실리콘 주입효과로 인하여 웨이퍼의 표면 근방에서 일어나기 때문에, 베이컨시 농도는 특정 온도에서 평형농도인 임계농도로 유지될 수 있다.

본 발명의 실시예들에서, 도 5의 RTA가 가스 혼합물 분위기, 예를 들어, 질소 및 아르곤 가스, 또는 질소 및 수소 가스 분위기에서 수행되며, 그리하여 가스 혼합물 분위기하에서 베이컨시 농도 프로파일들이 도 6 및 도 7의 그것들을 조합함으로써 얻어질 수 있다. 도 9에서 보여지는 바와 같이, 가스 혼합물 분위기하에서 제조된 웨이퍼들의 베이컨시 농도 프로파일들은 실리콘 웨이퍼의 상면 및 하면으로부터 소정 깊이에서 제1 및 제2 피크를 보여준다. 또한, 상기 상면 및 하면으로부터 상기 제1 및 제2 피크까지의 베이컨시 농도는 특정 온도에서 평형농도보다 작다. 또한, 제1 및 제2 피크 사이의 벨크영역에서는 베이컨시 농도 프로파일들은 컨케이브 형상을 갖는다.

도 9의 베이컨시 농도 프로파일은, 도 5의 RTA 공정이 베이컨시 및 인터스티셜 실리콘 주입효과를 제공하는 가스들을 포함하는 가스 혼합물 분위기하에서 수행되기 때문에, 본 발명의 실시예들에 따라 얻어질 수 있다. 논리학적 스케일을 사용하며, 질소 가스 분위기하에서 베이컨시 실리콘 주입효과로부터 얻어진 베이컨시 실리콘 농도 프로파일을, 아르곤 또는 수소가스 분위기하에서 인터스티셜 실리콘 주입효과로부터 얻어진 인터스티셜 실리콘 농도 프로파일에 비교하면, 베이컨시 실리콘 농도 프로파일은 웨이퍼의 상면 및 하면으로부터 소정 깊이에 이르는 영역에서의 인터스티셜 실리콘 농도 프로파일보다 덜 가파르다. 그러나, 베이컨시 실리콘 농도 프로파일은 상기 소정 깊이로부터 벨크 영역을 향하기까지의 인터스티셜 실리콘 농도 프로파일보다 가파르게 된다. 따라서, 웨이퍼의 상면 및 하면 근방의 디너드존에서, 베이컨시 실리콘 농도는 임계값 또는 그 이하로, 즉, 인터스티셜 실리콘과의 재결합에 의해, 특정 온도에서 평형농도값보다 작거나 또는 같게, 유지된다. 디너드존 이외에서는, 베이컨시 실리콘 농도는 평형농도값과 같거나 또는 높도록 급격히 증가한다. 그리고, 베이컨시 및 인터스티셜 실리콘 농도값 사이의 차이가 최대값에 도달하는, 즉 베이컨시 실리콘 농도 프로파일 및 인터스티셜 실리콘 농도 프로파일보다 가파르게 되는, 웨이퍼의 깊이에서, 피크들(제1 및 제2 피크)이 형성된다. 상기 베이컨시 실리콘 농도는 상기 피크들을 넘어 벨크 영역을 향하여 감소하기 때문에 제1 및 제2 피크 사이에서 컨케이브(concave) 베이컨시 농도 프로파일 이 얻어진다.

본 발명의 다른 실시예들에 따르면, 웨이퍼의 베이컨시 점결합들은 후속되는 반도체 소자 제작과정의 열처리 사이클을 통해 산소석출물들을 생성시킨다. 환언하면, 상기 베이컨시 점결합들은 후속되는 열처리 사이클에 의해 형성된 산소석출물을 위한 핵생성 중심들이 된다. 베이컨시 농도가 높을수록, 산소석출물 농도는 높게된다. 따라서, 산소석출물 농도 프로파일은 웨이퍼의 베이컨시 농도 프로파일로부터 추론될 수 있다.

상기 베이컨시 농도와 산소석출물 농도는 다음 관계식을 갖는다.

$$Si(\text{실리콘기판}) + x \cdot O_i + y \cdot V_{Si}$$

$$\Rightarrow SiO_x(\text{산소석출물}) + Si_i(\text{인터스티셜 실리콘}) + \phi$$

이 관계식은, 베이컨시 실리콘 농도( $V_{Si}$ ) 및 초기산소농도( $O_i$ )가 증가함에 따라 반응은 오른쪽으로 진행되며 산소석출물의 농도가 증가함을 말해준다. 상기 관계식에서  $\phi$ 는 상수이다.

한편, 본 발명의 실시예에서는 도 5의 RTA 공정이 완료된 웨이퍼에 대하여 후속의 열처리를 수행하여 산소석출물의 농도 프로파일을 얻었다. 상기 후속의 열처리 조건들은 산소석출물들이 형성되는 반도체 소자 제조에서의 열처리 사이클의 조건들을 고려하여 설정하였다. 웨이퍼들 사이의 비교를 위해, 도 5의 RTA 공정이 수행된 후, 후속 공정들이 질소가스 분위기하에서 약 800 °C에서 약 4 시간 동안 및 약 1600 °C에서 약 16 시간 동안 수행되었다.

또한, 본 발명에서 사용된 가스 혼합물의 효과를 조사하기 위하여, 도 5의 RTA 공정 동안에 사용된 가스 혼합물의 유량 및 혼합비를 변화시켰다. 도 9는 질소가스 및 아르곤가스를 포함하는 가스 혼합물의 혼합비를 변화시키면서 도 5의 RTA 공정을 수행한 후의 베이컨시 농도 프로파일을 보여준다. 도 31은 아르곤/질소 혼합가스의 유량(flow rate)을 변화시키면서 피크들에서의 산소석출물 농도의 변화를 보여주는 그래프이다.

도 9에서, (a)는 질소 및 아르곤의 혼합비가 70 : 30 일 때의 베이컨시 농도 프로파일을 보여주며, (b)는 질소 및 아르곤의 혼합비가 50 : 50 일 때의 베이컨시 농도 프로파일을 보여주며, (c)는 질소 및 아르곤의 혼합비가 30 : 70 일 때의 베이컨시 농도 프로파일을 보여준다. 질소 농도가 증가함에 따라 피크들은 웨이퍼의 표면을 향하여 이동하며, 피크들의 베이컨시 농도는 증가함을 알 수 있다. 즉, 후속 공정들에 기인하여 산소석출물들이 형성되지 않는 0Z의 깊이는 질소 농도의 증가에 따라 급격히 감소한다.

피크들에서의 도 31의 산소석출물 농도는, 도 5의 RTA가 완성된 후 질소 분위기하에서 약 800 °C에서 약 4 시간 동안 및 약 1600 °C에서 약 16 시간 동안 추가적으로 열처리를 한 후 측정하였다. 여기서, 상기 RTA는 약 50 °C/초의 온도상승률, 약 1250 °C의 어닐링 온도, 약 10초의 어닐링 시간 및 약 33 °C/초의 온도하강율하에서 아르곤/질소 가스 혼합물을 플러짐으로써 수행하였다. 아르곤/질소 혼합물에서 아르곤/질소 가스의 유량은 1/1, 2/2, 3/3, 4/4 및 5/5 리터/분으로 변화시켰다. 도 31의 결과는 산소석출물 농도가 혼합가스의 유량이 증가함에 따라 증가함을 보여준다.

피크들에서의 도 32의 산소석출물 농도는, 가스 혼합물에서 아르곤/질소 가스들이 다양한 혼합비로 3/1,



2.5/1.5, 2/2, 1.5/2.5, 1/3 리터/분의 유량으로 공급된다는 것을 제외하고는 도 31의 데이터를 위한 조건과 동일 조건하에서 RTA가 수행된 후 측정되었다. 도 5의 RTA가 완성된 후, 질소 분위기하에서 약 800 °C에서 약 4 시간 동안 및 약 1600 °C에서 약 16 시간 동안 추가적으로 열처리가 수행되었다. 도 32의 결과는 4 리터/분이라는 가스 혼합물의 일정한 유량에서 산소석출물 농도가 가스 혼합물에서 질소의 비율이 증가함에 따라 증가함을 보여준다.

가스 혼합물의 혼합비 및 유량, 온도상승률, 어닐링 온도 및 시간, 온도하강률 등등을 포함한 RTA의 공정 조건들은, 베이컨시 농도 프로파일, 피크에서의 베이컨시 농도값, 벌크영역에서의 베이컨시 농도값, 디너드존의 크기 모두 또는 일부에서 피크들의 위치를 변화시키기 위해 여러가지 레벨로 다양화될 수 있다.

도 33은 온도상승률(Ramp-up Rate)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여준다. 비교의 기준을 동일하게 하기 위하여, RTA의 다른 공정 조건들은 일정하게 유지하였다. 즉, 질소가스와 아르곤가스의 혼합비율은 50 : 50이며, 어닐링 온도는 1250°C로 설정하였으며, 어닐링시간은 10초로 설정하였으며, 온도하강률은 33 °C/초로 설정하였다. 후속 열처리는 전술한 바와 같이, 모든 웨이퍼에 대하여 800°C에서 4시간, 1600°C에서 16시간 질소분위기 하에서 수행하였으며, 그 결과를 표 1에 나타내었다.

[표 1]

온도상승률 (°C/초)	피크에서의 산소석출물의 농도 (ea/cm <sup>3</sup> )
10	$2.0 \times 10^{10}$
30	$2.5 \times 10^{10}$
50	$2.1 \times 10^{10}$
70	$2.0 \times 10^{10}$
90	$2.0 \times 10^{10}$

도 33 및 표 1로부터 보면, 피크에서 산소석출물의 농도는 온도상승률에 크게 영향을 받지 않음을 알 수 있다.

도 34는 열처리시간(annealing time)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여준다. 정확한 비교를 위해, RTA의 다른 공정 조건들은 동일하게 유지하였다. 즉, 질소가스와 아르곤가스의 혼합비율은 50 : 50로 설정하였으며, 온도상승률은 50 °C/초로 설정하였으며, 어닐링 온도는 1250°C로 설정하였으며, 온도하강률은 33 °C/초로 설정하였다. 후속 열처리는 전술한 측정에서와 동일하게, 모든 웨이퍼에 대하여 800°C에서 4시간, 1600°C에서 16시간 질소분위기 하에서 수행하였으며, 그 결과를 표 2에 나타내었다.

[표 2]

어닐링시간 (초)	피크에서의 산소석출물의 농도 (ea/cm <sup>3</sup> )
1	$1.0 \times 10^9$
5	$5.0 \times 10^7$
10	$2.0 \times 10^{10}$
30	$2.5 \times 10^{10}$
60	$3.0 \times 10^{10}$

도 34 및 표 2로부터 보면, 피크에서 산소석출물의 농도는 어닐링시간에 크게 영향을 받음을 알 수 있으며, 피크에서의 산소석출물의 농도가 적어도  $10^9$  개/cm<sup>3</sup> 이상이 되려면 본발명의 어닐링시간은 적어도 5초 이상 진행되어야 함을 알 수 있다.

도 35는 열처리온도(annealing temperature)를 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여준다. 비교의 기준을 동일하게 하기 위하여 RTA의 다른 공정 조건들은 동일하게 유지하였다. 즉, 질소가스와 아르곤가스의 혼합비율은 50 : 50로 설정하였으며, 온도상승률은 50 °C/초로 설정하였으며, 어닐링시간은 10초로 설정하였으며, 온도하강률은 33 °C/초로 설정하였다. 후속 열처리는 전술한 측정에서와 동일하게, 모든 웨이퍼에 대하여 800°C에서 4시간, 1600°C에서 16시간 질소 분위기 하에서 수행하였으며, 그 결과를 표 3에 나타내었다.

[표 3]

어닐링온도 (°C)	피크에서의 산소석출물의 농도 (ea/cm <sup>2</sup> )
1250	$2.0 \times 10^{10}$
1200	$5.0 \times 10^9$
1150	$1.0 \times 10^9$
1100	$7.0 \times 10^7$
1000	$7.0 \times 10^7$

도 35 및 표 3로부터 보면, 피크에서 산소석출물의 농도는 어닐링온도에 크게 영향을 받음을 알 수 있으며, 피크에서의 산소석출물의 농도가 적어도  $10^9$  개/cm<sup>2</sup> 이상이 되려면 본발명의 어닐링온도는 적어도 약 1250 °C 이상 진행되어야 함을 알 수 있다. 어닐링온도와 어닐링시간은 산소석출물의 농도와 관련하여 매우 밀접한 관련이 있다. 도 34의 결과를 고려하면, 동일한 산소석출물의 농도를 얻기 위해서는 어닐링온도가 높으면 어닐링시간은 작게 가져갈 수 있으며, 반대로 어닐링온도가 낮으면 어닐링시간은 크게 가져갈 수 있음을 알 수 있다.

도 36은 온도하강율(Ramp-down Rate)을 변화시키면서 도 5의 RTA 공정을 수행한 후의 피크에서의 산소석출물의 농도 변화를 보여준다. 비교의 기준을 동일하게 하기 위하여 RTA의 다른 공정 조건들을 동일하게 유지하였다. 즉, 질소가스와 아르곤가스의 혼합비율은 50 : 50로 설정하였으며, 온도상승율은 50 °C/초로 설정하였으며, 어닐링온도는 1250 °C로 설정하였으며, 어닐링시간은 10초로 설정하였다. 후속 열처리하는 전술한 측정에서와 동일하게, 모든 웨이퍼에 대하여 800°C에서 4시간, 1600°C에서 16시간 질소분위기 하에서 수행하였으며, 그 결과를 표 4에 나타내었다.

[표 4]

온도하강율 (°C/초)	피크에서의 산소석출물의 농도 (ea/cm <sup>2</sup> )
10	$8.0 \times 10^9$
30	$2.0 \times 10^{10}$
50	$2.2 \times 10^{10}$
70	$3.0 \times 10^{10}$
90	$3.5 \times 10^{10}$

도 36 및 표 4로부터 보면, 피크에서 산소석출물의 농도는 온도하강율에 크게 영향을 받지 않음을 알 수 있으나, 온도하강율이 커짐에 따라 피크에서의 산소석출물의 농도가 다소 증가함을 알 수 있다.

도 10은 RTA 동안에 사용된 가스의 종류와 관련하여, 본 발명의 일 실시예에 따른 RTA 공정을 수행한 후 후속 열처리에 의한 산소석출물의 농도 프로파일을 나타낸 도면이다. 도 10에서, (a)는 질소가스 분위기, (b)는 질소 및 아르곤가스 분위기, (c)는 질소가스 및 수소가스 분위기, (d)는 아르곤가스 분위기, (e)는 수소가스 분위기하에서 제조된 웨이퍼의 산소석출물 농도 프로파일을 나타낸다.

비교의 기준을 동일하게 하기 위하여, 각 경우에 있어서, RTA 및 후속 열처리하는 동일한 공정조건하에서 수행되었다. 즉, 온도 1250°C에서 10초간 실시하였으며, 후속 열처리하는 전술한 바와 같이, 모든 웨이퍼에 대하여 800°C에서 4시간, 1600°C에서 16시간 질소분위기 하에서 수행하였으며, 그 결과를 표 5에 나타내었다.

[표 5]

사용가스	피크에서의 산소석출물의 농도 [cm <sup>-2</sup> ]	벌크에서의 산소석출물의 농도 [cm <sup>-2</sup> ]	디누드존의 깊이 [μm]	COP 분해능력
아르곤	$8 \times 10^9$	$8 \times 10^9$	50	중간

수소	$6 \times 10^2$	$6 \times 10^2$	60	높음
질소	$3 \times 10^0$	$1 \times 10^2$ (검출한계)	0	없음
질소/아르곤	$2 \times 10^0$	$5 \times 10^2$	10	중간
질소/수소	$1 \times 10^0$	$5 \times 10^2$	15	높음

도 11은 아르곤가스 분위기하에서 도 5의 RTA 공정을 수행함에 따라 실리콘 웨이퍼의 표면 근방에서의 COP(Crystal Originated Precipitates)의 분해과정을 설명하기 위한 도면이다. 일반적으로 초크랄스키법에 의한 잉곳성장시 형성되는 보이드 형태의 COP는 잘려진 옥타헤드랄(Octahedral) 보이드의 형태를 이루며, 보이드(20a)의 내벽측으로는 실리콘산화막(22)이 형성되어 있다. 아르곤가스 또는 수소가스 등 도 5의 RTA 공정동안에 웨이퍼의 표면에 인터스티셜 실리콘 주입효과를 갖는 가스의 분위기 하에서는 표면근방의 COP가 분해되는 현상이 발생된다.

보다 구체적으로 분해의 메커니즘을 설명하면, 결정성장 동안에 산소가 초기농도 (0i)로 함유된 잉곳이 냉각됨에 따라 잉곳의 산소 농도는 냉각 온도에서 과포화된다. 따라서, 잉곳으로부터 형성된 웨이퍼의 초기 산소 농도도 소정의 산소 용해도(도 11에서 'S'로 지시됨)를 넘어 과포화된다. 그러나, 웨이퍼의 표면 근방에서 초기 산소 농도는 웨이퍼의 표면을 통과하여 산소의 아웃-디퓨전으로 인하여 상기 소정의 용해도 'S'와 같거나 작아진다. 한편, 웨이퍼의 벌크영역내에서는, 상기 과포화된 산소가 보이드(20a) 속으로 공급되며, 상기 보이드(20a)의 내측에 실리콘 옥사이드층(22)을 형성하는 데 사용된다. 또한, 웨이퍼의 표면 근방(즉, 도 11의 표면과 점선 'T' 사이의 영역)에서의 초기 산소 농도는 산소의 상기 소정의 용해도 'S'보다 작기 때문에, 산소가 보이드(20b)내에 형성된 실리콘 옥사이드층(도시안됨)으로부터 용해되고, 동시에 실리콘이 RTA 공정 동안에 제공된 가스의 인터스티셜 실리콘 주입 효과로 인하여 상기 보이드(20b)의 내측에 제공된다. 결과적으로, 상기 보이드(20b)의 크기는 감소하고 마침내 사라진다.

상기 COP 용해 효과로 인하여, 본 발명에 따른 RTA 공정은 여러가지 종류의 웨이퍼에 대해서도 확장될 수 있다. 표 5에서 보여지듯이, 이러한 COP 용해 효과는 아르곤 가스를 사용하는 것보다 수소 가스를 사용하는 경우 증진될 수 있다.

도 12 내지 도 16은 도 10의 산소석출률 농도 프로파일을 가지며, 상기 RTA 공정을 수행한 후 후속 열처리에 의해 형성된 웨이퍼의 산소석출률의 분포를 나타내는 사진들이다. 특히, 도 12는 질소가스를 사용하는 경우, 도 13은 아르곤가스를 사용하는 경우, 도 14는 수소가스를 사용하는 경우, 도 15는 질소가스 및 아르곤가스를 사용하는 경우, 도 16은 질소가스 및 수소가스를 사용하는 경우에 해당한다. 또한, 각 사진의 좌측이 웨이퍼의 상면이며, 우측이 하면을 나타낸다.

도 17 내지 도 21은 도 10의 산소석출률 농도 프로파일을 가지며, 상기 RTA 공정을 수행한 후 후속 열처리에 의해 웨이퍼의 전면 근처에 형성된 산소석출물이 존재하지 않는 디누드존의 깊이를 나타내는 사진들이다. 특히, 도 17은 질소가스를 사용하는 경우, 도 18은 아르곤가스를 사용하는 경우, 도 19는 수소가스를 사용하는 경우, 도 20은 질소가스 및 아르곤가스를 사용하는 경우, 도 21은 질소가스 및 수소가스를 사용하는 경우를 나타낸다. 표 5에서도 나타낸 바와 같이 질소가스 분위기하에는 디누드존이 거의 확보되지 않음을 알 수 있다.

도 22a 내지 도 24b는 애스-그로운(as-grown)상태의 COP의 형상과 도 5의 RTA 공정을 수행한 후의 변화된 형상을 각각 나타낸 사진들이다. 도 22a 및 도 22b는 질소가스 분위기하에서의 RTA 공정을 수행한 경우, 도 23a 및 도 23b는 질소가스 및 아르곤가스 분위기하에서 RTA 공정을 수행한 경우, 도 24a 및 도 24b는 질소가스 및 수소가스 분위기하에서 RTA 공정을 수행한 경우를 나타낸다. 표 5에 나타낸 바와 같이, 질소 분위기하에서는 COP의 분해가 본질적으로 일어나지 않으며, 질소가스가 아르곤가스 또는 수소가스와 혼합된 가스 혼합물 분위기 하에서는 COP의 분해가 잘 일어남을 알 수 있다. 특히 수소가스 분위기 하에서의 결과는 COP가 완전히 분해된 것을 알 수 있다. 이러한 결과로부터, 애스-그로운 상태에서 COP의 크기를 작게 가져간다면, 도 5의 RTA 공정 동안에 COP가 완전히 분해되어진다는 것을 알 수 있을 것이다.

본 발명의 실시예들은 실리콘 웨이퍼에 대하여 도 5의 RTA 공정을 수행함으로써 반도체 소자의 제조과정에 있어서 일반적으로 수행되는 후속 열처리 사이클에 의해 형성되는 산소석출물의 분포를 제어하는 것에 관한 것이다. 본 발명에 따른 RTA 공정이 수행되는 동안에 전체 웨이퍼의 준비와 RTA에 효과적으로 적용되는 실시예들에 대하여 이하에서 설명한다.

도 25는 본 발명의 실시예들에 따른 웨이퍼의 준비를 나타내는 공정순서도로서, 특히, 결정성장(S10)이후 일반적인 웨이퍼링과정을 나타낸 것이다. 일반적인 반도체 웨이퍼링 방법의 개략은 올프와 타우버씨에 의해 1986년 작성된 텍스트북 'Silicon Processing for the VLSI Era, Volume 1, Process Technology'의 1장, 페이지 1 내지 35에 상세히 개시되어 있으며, 그 개시내용은 참조문헌으로써 본 명세서에 함께 결합한다. 도 25를 참조하면, 일반적인 웨이퍼링 과정은 초크랄스키 풀러를 사용하여 잉곳을 성장시키는 결정 성장단계(S10), 잉곳을 웨이퍼의 형태로 슬라이싱하는 절단단계(S12), 절단된 잉곳의 슬라이스의 측면을

라운딩하거나 표면을 식각하는 식각단계(S14)를 포함한다. 이어서 슬라미스의 표면에 대한 제1 세정단계(S16)를 수행한 후, 도너킬링단계(S18)가 이루어지고, 반도체소자가 형성될 웨이퍼의 상면을 폴리싱하는 폴리싱단계(S20)와 폴리싱된 웨이퍼에 대한 제2 세정단계(S22)가 이루어진 후, 패키징되어진다(S24).

본 발명의 실시예에 따른 도 5의 RTA 공정은 도너킬링(Donor Killing)단계(S18)에서 수행한다. 물론 본 발명의 다른 실시예에 따라 RTA를 별도로 수행할 수 있으나, 원가 절감의 차원에서 도너킬링 단계에서 수행하는 것이 바람직하다. 일반적으로 도너킬링이라하는 실리콘 입속속에 포함된 산소가 후속되는 반도체소자의 제작과정에서 미온의 형태로 존재하여 미온주입된 불순물에 대하여 도너역할을 할 수 있기 때문에 이를 방지하기 위하여 미리 웨이퍼링과정에서 열처리를 수행하여 산소석출물로 만들어주는 과정이라 할 수 있으며, 통상적으로 RTA 장비에서 약 700°C에서 약 30초 이상 실시한다.

상기 결정성장(S10)이 이루어지는 장치로서, 도 27은 종래의 일반적인 초크랄스키 풀러를 개략적으로 나타내는 도면이다. 도 27을 참조하면, 초크랄스키 풀러(100)는 로(furnace), 결정 인상메카니즘, 환경제어기 및 컴퓨터화된 제어시스템을 포함한다. 상기 초크랄스키 로는 일반적으로 핫존 로(hot zone furnace)라고 불리워진다. 상기 핫존 로는 히터(104), 쿼츠로 만들어진 도가니(106), 폭연으로 만들어진 서셉터(108) 및 도시된 바와 같이 제1 방향(112)으로 회전하는 회전축(110)을 포함한다.

냉각재킷 또는 냉각코트(132)가 수냉과 같은 외부 냉각수단에 의하여 냉각된다. 열차단체(114)가 부가적인 열분포를 제공해주며, 가열팩(102)이 열흡수물질(116)로 충전되어 또한 부가적인 열분포를 제공해주나.

상기 결정 인상메카니즘은 도시된 바와 같이 제1 방향(112)에 반대되는 제2 방향(122)으로 회전할 수 있는 결정인상축(120)을 포함한다. 상기 결정인상축(120)은 그 단부에 씨드홀더(120a)를 포함한다. 상기 씨드홀더(120a)는 시드결정(124)을 잡고 있으며, 도가니(106) 내의 용융실리콘(126)로부터 인상되어져 입곳(128)을 형성한다.

상기 환경 제어시스템은 챔버 밀봉체(130), 냉각재킷(132) 및 도시되지 않은 다른 유동 제어기 및 진공 배기시스템을 포함한다. 컴퓨터화된 제어시스템은 상기 히터, 풀러 및 다른 전기적, 기계적 요소들을 제어하기 위해 사용될 수 있다.

단결정 실리콘 입곳을 성장시키기 위하여, 상기 시드결정(124)은 용융실리콘(126)과 접촉하며, 점차적으로 축방향(상축)으로 인상된다. 단결정 실리콘으로의 상기 용융실리콘(126)의 냉각 및 고상화는 입곳(128)과 용융실리콘(126) 사이의 경계(131)에서 일어난다. 도 27에 도시된 바와 같이 상기 경계(131)는 상기 용융실리콘(126)에 대하여 볼록하다.

한편, 본 발명에 의한 RTA의 실시예들을 적용하여 도 4에서와 같은 제어된 산소석출물의 농도 프로파일을 얻을 수 있는 실리콘 웨이퍼는 크게 3가지로 대별할 수 있다. 특히, 본 발명의 실시예들에 따른 RTA는 인터스티셜집괴 및 베이컨시집괴와 같은 결함이 존재하지 않는 '퍼펙트(Perfect) 웨이퍼', 베이컨시집괴가 웨이퍼의 중심부로부터 일정한 반경내의 베이컨시-리치영역(vacancy-rich region)에만 형성되어 있으며 베이컨시영역의 외곽에는 인터스티셜집괴 및 베이컨시집괴가 존재하지 않는 '세미퍼펙트(semi-perfect) 웨이퍼', 웨이퍼의 전체에 걸쳐 인터스티셜집괴는 존재하지 않고 베이컨시집괴만 존재하는 웨이퍼에 대하여 적용될 수 있다. 그러나, 본 발명의 적용대상이 될 수 있는 웨이퍼는 반드시 이에 한정되는 것은 아니며, 본 발명은 상기 웨이퍼들에 한정되는 것은 아니며, 본 발명의 원리가 적용될 수 있는 모든 형태의 웨이퍼를 포함할 수 있다. 본 발명의 실시예들은 전술한 바와 같이, 본 발명이 적용될 수 있는 실리콘 웨이퍼에 대하여 도 5의 RTA 공정을 실시한 후 후속 열처리를 수행함으로써 도 4와 같은 제어된 산소석출물의 농도 프로파일에 대한 것이다. 다른 한편으로는 COP와 관련하여 본 발명의 실시예들은 COP가 웨이퍼의 벌크영역내에는 존재하지만 디누드존에는 COP가 존재하지 않는 실리콘 웨이퍼를 구현하는 것과 관련있다.

실리콘 웨이퍼에서 결함을 방지하기 위하여 결정성장시 고순도의 입곳을 제작하기 위한 다양한 연구들이 이루어져 왔으며, 특히 시드결정의 인상속도와 핫존 구조에서의 온도구배를 제어하는 기술이 잘 알려져 있다. 보론코브씨가 저술한 'The Mechanism of Swirl Defects Formation in Silicon' (Journal of Crystal Growth, Vol.59, 1982, pp.625-643)에는 입곳의 인상속도(V)와 입곳-용융실리콘 접촉면에서의 온도구배(G)의 제어에 관한 기술이 잘 개시되어 있다. 또한, 보론코브 이론의 응용이 본 발명자들에 의해 1996년 11월 25일부터 29일 사이에 열린 실리콘물질에 대한 향상된 과학기술에 대한 제2 차 국제 심포지움(Second International Symposium on Advanced Science and Technology of Silicon Material)에서 발표된 논문 'Effect of Crystal Defects on Device Characteristics'에서 찾아볼 수 있다. 이 논문은 G에 대한 V의 비(G/V)가 임계비(V/G)\* 이상에서는 베이컨시-리치영역이 형성되며, 임계비(V/G)\* 이하에서는 인터스티셜-리치영역이 형성됨을 알 수 있다.

보다 구체적으로 살펴보면, 도 26은 실리콘 입곳에서의 상대적 점결함 분포와 V/G의 관계를 나타내는 개념도이다. 도 26에서 보여지는 바와 같이, 입곳성장시 V/G가 임계점 (V/G)\* 이상에서는 베이컨시-리치영역이 형성되며, 임계 베이컨시농도  $C_v^*$  이상에서는 베이컨시집괴가 형성되며, 임계 인터스티셜농도  $C_i^*$  이하에서는 인터스티셜 집괴가 형성됨을 알 수 있다. 또한 도 26에서 (V/G), \*로부터 (V/G), \*까지의 폭은 인터스티셜 관련 결함들(작은 크기의 전위들)인 B-밴드를 나타내며, (V/G), \*로부터 (V/G), \*까지의 폭은 O,S,F 링(큰 크기의 산소석출물)인 P-밴드를 각기 나타낸다.

본 발명의 실시예들은 입곳성장시 V/G가 상기 B-밴드 및 P-밴드 사이의 V/G비를 갖는 무결함의 퍼펙트 웨이퍼, 상기 P-밴드를 포함하는 V/G비를 갖는 세미퍼펙트 웨이퍼 및 임계 베이컨시농도  $C_v^*$ 에 해당하는 임계 V/G비 (V/G)\* 이상에서 V/G비에 기인하여 베이컨시집괴가 웨이퍼의 전체에 형성되는 웨이퍼에 적용될 수 있다.

한편, 본 발명의 적용대상이 되는 웨이퍼인 퍼펙트 웨이퍼 및 세미퍼펙트 웨이퍼에 대하여는 미합중국 특허출원번호 제 08/989,591호 및 그에 대한 CIP(Continuation-In-Part)출원인 제 09/320,210호 및 제 09/320,102호에 잘 개시되어 있으며, 본 출원서와 함께 결합하는 참조문헌으로 하고, 그 상세한 설명은 생략한다.

도 28은 상기 CIP출원들에 개시된 개량된 초크랄스키 풀러를 나타내는 개략도로서, 도 27에 도시된 초크랄스키 풀러와 비교하여 열차단체(214)를 개량한 것이다. 도 28을 간단히 살펴보면, 개량된 초크랄스키 풀러(200)는 로(furnace), 결정 인상에 캐니스, 환경제어기 및 컴퓨터화된 제어시스템을 포함한다. 상기 한존 로는 히터(204), 도가니(206), 서셉터(208) 및 도시된 바와 같이 제1 방향(212)으로 회전하는 회전축(210)을 포함한다. 냉각재킷(232)과 열차단체(214)가 부가적인 열분포를 제공해주며, 가열팩(202)이 열흡수물질(216)로 충전되어 또한 부가적인 열분포를 제공해준다.

상기 결정 인상에 캐니스는 도시된 바와 같이 제1 방향(212)에 반대되는 제2 방향(222)으로 회전할 수 있는 결정인상축(220)을 포함한다. 상기 결정인상축(220)은 그 단부에 씨드홀더(220a)를 포함한다. 상기 씨드홀더(220a)는 시드결정(224)을 잡고 있으며, 도가니(206) 내의 용융실리콘(226)으로부터 인상되어져 잉곳(228)을 형성한다.

상기 환경 제어시스템은 챔버 밀봉체(230), 냉각재킷(232) 및 도시되지 않은 다른 유동 제어기 및 진공 배기시스템을 포함한다. 컴퓨터화된 제어시스템은 상기 히터, 풀러 및 다른 전기적, 기계적 요소들을 제어하기 위해 사용될 수 있다.

단결정 실리콘 잉곳을 성장시키기 위하여, 상기 시드결정(224)은 용융실리콘(226)과 접촉하며, 점차적으로 축방향(상축)으로 인상된다. 단결정 실리콘으로의 상기 용융실리콘(226)의 냉각 및 고상화는 잉곳(228)과 용융실리콘(226) 사이의 경계(231)에서 일어난다. 도 27의 초크랄스키 풀러(200)와 비교하여 열차단체(214)내에 열차단하우징(234)을 더 설치하여 V/6의 조절을 보다 정밀하게 한 것이다.

도 29는 본 발명의 실시예에 따라 개량된 초크랄스키 풀러를 나타내는 개략도이며, 도 30은 그 개량된 요부를 나타낸 것으로서, 도 28와 동일한 구성부분에 대하여는 설명을 생략한다. 개량된 부분은 도 29 및 도 30에서 보여지는 바와 같이, 열차단하우징(300)의 형상이 변경되고, 열차단판(360)이 추가적으로 더 설치된 것이다. 상기 열차단하우징(300)은 90° 회전된 사다리꼴 형상으로서 바람직하게는 수직인 내부열차단하우징벽(310) 및 외부열차단하우징벽(330), 상기 내부열차단하우징벽(310)과 외부열차단하우징벽(330) 사이를 연결하는 열차단하우징덮개(340) 및 열차단하우징바닥(320)을 포함하는 링형대를 갖는다. 여기서, 상기 열차단하우징덮개(340)는 상기 내부열차단하우징벽(310)으로부터 상기 외부열차단하우징벽(330)까지 수평면으로부터  $\beta$ 의 각도로 상향경사져 있으며, 상기 열차단하우징바닥(320)은 상기 내부열차단하우징벽(310)으로부터 상기 외부열차단하우징벽(330)까지 수평면으로부터  $\alpha$ 의 각도로 하향경사져 있으며, 도시된 바와 같이 사다리꼴 형상을 형성한다.

상기 링형의 열차단하우징(300)내에는 열흡수물질(도시안됨)이 내장될 수 있으며, 카본페라이트로 형성될 수 있다.

또한, 열차단하우징(300)의 열차단하우징덮개(340)와 냉각재킷(232) 사이에서 상기 인상되는 잉곳의 주위를 둘러싸는 열차단판(360)이 구비되며, 상기 열차단하우징(300)은 지지부재(350)에 의해 가열팩(216)의 상측에 고정된다.

도 29 및 도 30에서 보여지는 초크랄스키 풀러는 잉곳의 냉각속도를 빠르게 할 수 있도록 개량된 구조이다. 인상된 잉곳내에 존재하는 보이드들의 크기는 일반적으로 잉곳-용융실리콘 경계에서의 초기 배이컨시농도의 제곱근에 비례하지만, 잉곳의 냉각속도의 제곱근에 반비례한다. 한편, 도 11에서 설명한 바와 같이 잉곳내에 존재하는 보이드의 크기를 일정한 크기 이하로 형성하면, 비록 결정성장시 잉곳내에 보이드가 형성된다 할 지라도 본 발명의 실시예에 따른 RTA 공정에 의해 디누드존으로부터 분해되어질 수 있다.

따라서, 이러한 본 발명의 목적에 따라 잉곳내에 형성되는 보이드의 크기를 줄이기 위해 잉곳의 냉각속도는 증가시켜야 한다. 한편 잉곳의 냉각속도가 증가하면, 인상되는 잉곳의 중심축을 따라 온도구배(6c)가 커지게 되며, 소정의 결합분포를 갖도록 V/6를 일정하게 하는 경우 잉곳의 인상속도도 빠르게 된다.

본 발명의 실시예들에 따르면, 상기 잉곳-용융실리콘 경계에서의 온도로부터 상기 잉곳의 소정의 온도까지 냉각시키기 위하여, 상기 중심에서의 잉곳의 온도에 기초하여 상기 잉곳의 냉각속도를 적어도  $1.4^{\circ}\text{C}/\text{min}$  이상이 되도록, 적어도 상기 내부열차단하우징벽(310)의 길이 'a' 및 외부열차단하우징벽(340)의 길이 'c', 열차단하우징덮개(340)의 경사각 ' $\beta$ ' 및 열차단하우징바닥(320)의 경사각 ' $\alpha$ ', 상기 잉곳(228)으로부터 내부열차단하우징벽(310)까지의 거리 'd', 상기 도가니(206)로부터 외부열차단하우징벽(330)까지의 거리 'f', 상기 내부열차단하우징벽(310)과 외부열차단하우징벽(330)까지의 거리 'e' 및 상기 열차단판(360)의 위치가 변화될 수 있다.

도 29의 풀러에서는 성장되는 잉곳의 냉각속도가 크기 때문에 인상속도를 매우 크게, 예를 들어 0.50 mm/min에서 1.00 mm/min 정도로 가져갈 수 있기 때문에 잉곳의 생산성이 향상될 뿐더러, 도 28의 초크랄스키 풀러에서 제작되는 퍼펙트 웨이퍼나 세미퍼펙트 웨이퍼를 위한 잉곳 성장시의 공정마진도 확보될 수 있다.

전술한 본 발명의 실시예들은 그내에 고밀도 및/또는 고성능의 집적회로를 제작하기 위해 적절한 실리콘 웨이퍼들을 생산할 수 있다. 그러나, 대량생산의 면에서는 전술한 본 실시예들에 따라 제작된 실리콘 웨이퍼들은 그 소자영역들에서 바람직하지 않은 높은 수준의 슬립을 가질 수도 있다는 것을 알 수 있다. 소자영역들내에서의 슬립은 급속 열적 어닐링 동안에 그 지지핀 및/또는 지지링 상에서 웨이퍼의 자체 하중으로 유도된 스트레스 및 STI 치밀화로(STI-densification) 유도된 스트레스에 의해 발생할 수 있다. 이러한 슬립들은 상기 웨이퍼들로부터 제작된 집적회로 소자들의 신뢰성 및/또는 수율에 영향을 미칠 수 있다.

더구나, 전술된 바와 같이 제조된 실리콘 웨이퍼들은 RTA 챔버상에 바람직하지 않은 실리콘 다이옥사이드 승화를 일으킬 수 있다. 특히, 웨이퍼로부터의 자연산화막 또는 다른 실리콘 다이옥사이드( $\text{SiO}_2$ )는 RTA 공정 동안에 증발될 수 있으며, 쿼트로 된 RTA 챔버상에 증착될 수 있다. RTA 챔버상의 실리콘 다이옥사이드 승화는 RTA 공정의 효율, 신뢰성 및/또는 재현성을 감소시킬 수 있으며, RTA 챔버에 대한 빈번한 세정 및/또는 교체를 필요로 하게 할 수 있다.

발명의 실시예들은, 제1 및 제2 피크, 디누드존 및 상기 제1 및 제2 피크 사이의 컨케이브영역을 포함하는 상기 산소석출물 농도 프로파일을 만들기 위해 사용된 상기 RTA 공정이 전술한 바와 같이, 질소 및 아르곤의 가스혼합을 보다도 암모니아 및 아르곤을 포함하는 가스혼합물 분위기에서 수행될 수 있다는 사실로부터 말해질 수 있다. 수소 대신에 베이컨시 주입가스로서 암모니아를 사용함에 의해, 상기 RTA 공정은 질소 및 아르곤 분위기하에서 이전까지 사용되었던 1220 °C와 같은 고온과 비교하여 약 1100 °C와 약 1200 °C 사이 또는 약 1100 °C와 약 1150 °C 사이, 또는 약 1100 °C와 약 1120 °C 사이, 또는 약 1120 °C와 같은 저온에서 수행될 수 있다. RTA 공정을 저온에서 수행함으로써, 슬립의 양 및/또는 실리콘 다이옥사이드 승화량은 현저히 감소될 수 있다. 따라서, 상기 웨이퍼들로부터 제작되는 집적회로들의 수율 및 신뢰성은 증가되며, 웨이퍼의 제작에 대한 양산 비용이 감소될 수 있다.

특히, 본 발명의 실시예들에 따르면, 제1 및 제2 피크, 상기 웨이퍼의 상면과 제1 피크 사이 및 웨이퍼의 하면과 제2 피크 사이의 디누드존, 및 제1 피크 및 제2 피크 사이의 컨케이브영역을 포함하는 산소석출물 농도 프로파일을 가는 실리콘 웨이퍼들이 전술한 바와 같이 제작될 수 있다. 그러나, 본 발명의 실시예들에 따르면, 상기 웨이퍼의 하면과 제2 피크 사이의 디누드존은 그내에 적어도 하나의 슬립 영역을 포함할 수 있으며, 반면에 웨이퍼의 상면 및 제1 피크 사이의 디누드존은 그내에 슬립 전위가 존재하지 않는다. 특히, 웨이퍼의 상면으로부터 약 5 μm 내지 약 40 μm 사이의 두께를 갖는 슬립이 없는 영역이 만들어질 수 있으며, 그내에서 소자들이 형성될 수, 성능 및/또는 신뢰성을 가지며 형성될 수 있다. 더구나, 복수개의 얇은 트랜치 분리(STI) 영역들이 웨이퍼의 상면과 제1 피크 사이의 디누드존에서 형성될 수 있으며, 산소석출물들이 상기 STI 영역으로부터 멀리 떨어져 존재하는 실리콘 웨이퍼들에서와 동일한 STI 영역들과 비교하여 감소된 STI 슬립을 가진다. 바람직하게는, 상기 STI 영역들은 STI 슬립이 존재하지 않는다.

더구나, 본 발명의 실시예들은 상기 RTA가 전술한 바와 같은 핵생성 중심 농도 프로파일을 얻기 위해 약 1100 °C와 약 1200 °C 사이, 또는 약 1100 °C와 약 1150 °C 사이, 또는 약 1100 °C와 약 1120 °C 사이, 또는 약 1120 °C에서 수행될 수 있게 한다. 그러나, 저온에서 이루어지기 때문에, 슬립이 전술한 바와 같이 감소될 수 있으며, 실리콘 다이옥사이드 승화가 감소 또는 제거될 수 있다.

특히, 본 발명의 실시예들은 RTA 공정을 적어도 약 5초 동안 약 1100 °C와 약 1200 °C 사이 또는 약 1100 °C와 약 1150 °C 사이, 또는 약 1100 °C와 약 1120 °C 사이, 또는 약 1120 °C에서 아르곤 및 암모니아를 포함하는 분위기에서 상면 및 하면을 갖는 웨이퍼에 대하여 수행된다. 일부 실시예에서, RTA를 수행하기 이전에, 산소가 퍼지되어 산소와 암모니아 사이의 상호반응을 감소시키거나 방지시킬 수 있다. 센서가 상기 분위기 내에서 소정 농도 이하의 산소가 존재하는 것을 감지하기 위해 사용될 수 있다. 선택적으로는, 산소가 퍼지되도록 하기 위해 온도가 소정 온도, 예를 들어 약 800 °C에서 소정 시간, 예를 들어 10초 동안 유지될 수 있다. RTA가 수행된 이후 암모니아도 또한 상기 분위기로부터 퍼지될 수 있다.

본 발명의 실시예들에 따른 RTA 공정들은 일련의 실리콘 웨이퍼들로부터 RTA 챔버상으로 실리콘 다이옥사이드의 승화를 일으키는 온도 이하에서 RTA 챔버내에서 일련의 웨이퍼들에 대하여 연속적으로 수행될 수 있다. 약 1200 °C 이하 또는 약 1150 °C 이하 또는 약 1120 °C 이하의 온도가 사용될 수 있다. 따라서, 챔버의 세정 및/또는 교체의 필요성이 감소될 수 있으며, 제거될 수 있다. 하나의 특정 예에서는, 약 1200 °C 이상의 온도에서 수소 및 암모니아를 사용하여 RTA를 수행할 때, RTA 챔버는 매 6개월 후에나 RTA 챔버를 세정시키거나 교체될 필요가 있다는 것을 알 수 있었다. 대비적으로 암모니아 및 아르곤을 사용하여 1150 °C 이하의 저온에서 RTA를 수행하는 본 발명의 실시예는 6개월 이상에 이르는 동안 세정하거나 RTA챔버를 교체할 필요가 없을 수 있다.

도 37은 본 발명의 실시예들에 따른 RTA를 위한 시간/온도 프로파일을 나타낸 그래프이다. 도 37에 도시된 RTA공정들은 도 4에 도시된 웨이퍼에 대한 것과 동일한 M자형 프로파일을 만들 수 있으나, 슬립에 의한 스트레스를 감소시킬 수 있으며 실리콘 다이옥사이드의 승화를 감소시킬 수 있다는 것을 알 수 있다. 더구나, 도 37에 서술된 본 발명의 실시예들은 도 5와 관련하여 전술한 RTA 공정들의 실시예와 비교될 수 있다.

도 37을 참조하면, 시간(a) 이전에 웨이퍼가 그 온도가 약 10초와 같은 대기주기(1) 동안 예를 들어 약 800 °C로 설정된 종래의 쿨트 RTA 로와 같은 RTA 챔버 또는 로속으로 로딩된다. 이 시간 동안에 아르곤이 RTA 챔버내로 흐른다. 더구나 시간(a)와 시간(b) 사이의 시간주기(1) 동안에 웨이퍼로부터 외부확산(out-diffuse)되거나 및/또는 그렇지 않으면 RTA 분위기에 존재할 수 있는 산소를 퍼지하기 위해 산소 퍼지가 수행될 수 있다. 상기 산소 퍼지는 RTA 온도를 10초 정도의 소정의 시간주기(1) 동안 대기 온도에서 유지 및/또는 챔버내의 산소 농도가 1 ppm 이하와 같은 소정 량 이하로 감소되는 것을 감지할 수 있는 센서를 RTA 챔버내에 제공함으로써 수행될 수 있다.

도 37에 대한 설명을 계속하면, 산소 퍼지주기(1)의 끝에서 RTA 로의 온도는 시간주기(11) 동안에 예를 들어, 초당 약 50 °C의 비율로 급격히 증가된다. 온도상승(ramp-up)과 동시에 암모니아가 챔버로 유입된다. 암모니아 유입의 시작은 온도상승의 시작 이전에, 시간(b) 이전에 일어날 수 있으며, 시간 (b)와 (c)사이의 온도상승 동안의 어떤 단계에서 일어날 수 있으며, 또한 시간(c) 이후 일단 RTA 온도가 열머진 후에 일어날 수 있다. 도 37에서 보여지듯이, 암모니아 유입은 시간(b)에서 온도상승의 시작과 일치할 수 있다.

계속 도 37을 참조하면, 상기 RTA는 시간(c)와 시간(d) 사이의 시간주기(111) 동안 약 5초 내지 약 30초 동안 유지된다. 도 37에서 보여지는 바와 같이, 시간주기(111) 동안 RTA 온도는 바람직하게는 약 1100 °C 내지 약 1200 °C, 또는 약 1100 °C 내지 약 1150 °C이다. 다른 실시예에서 상기 RTA는 약 1100 °C 내지 약 1120 °C 사이에서 유지된다. 또다른 실시예에서 RTA는 약 1120 °C에서 수행된다. 이러한 RTA 공정들은 약 1250 °C에서 RTA를 수행하는 전술한 도 5 및 전술한 미국특허 제6,204,152 및 5,994,761호에 개시된 것과 같은 다른 종래의 RTA 공정들과 대조될 수 있다.

도 37을 계속하여 참조하면, RTA 포에서 온도는 시간주기(1V)에서 예를 들어, 약 10 °C/초 및 70°C/초 사이의 비율로, 보다 바람직하게는 약 33°C/초로 대기주기(V)까지 급격히 감소(온도하강, ramp-down)한다. 바람직하게는 암모니아의 흐름은 시간(e)인 온도하강 주기(1V)의 끝까지 유지된다. 그러나, 암모니아 흐

률은 온도하강 주기(IV) 동안 또는 RTA 주기(III) 동안 종료될 수 있다. 대기주기 (V) 동안에 바람직하게는 암모니아 퍼지가 예를 들어, 시간(e)에서 일어난다. 그러나, 암모니아 퍼지는 보다 빨리 일어나거나 또는 전혀 일어나지 않을 수 있다. 바람직하게는, 일단 암모니아 퍼지가 수행되면, 웨이퍼는 시간(f)에서 RTA 로로부터 종료된다.

본 발명의 실시예들에 따르면, 도 37의 RTA 프로파일은 슬립 및/또는 산소 승화를 현저히 감소 및/또는 제거할 수 있는 도 4와 동일한 바람직한 M자형 산소석출률 온도 커브를 얻기 위해 사용될 수 있다는 것을 알 수 있다.

도 37의 공정온도 범위는 단순히 예시적인 것이다. 더구나, 본 발명의 실시예에 따른 RTA에서 불활성 가스의 유량, 불활성 가스들의 혼합비, 온도상승률, 어닐링온도, 어닐링시간 및/또는 온도하강률은 이하에서 설명되는 바와 같이 도 4에 따른 프로파일을 얻기 위해 조정될 수 있다.

도 38은 본 발명의 실시예들에 따라 여러가지 급속 어닐링 온도를(도 37의 주기 III)에 대하여 도 37의 급속 열적 어닐링 공정에 대한 산소석출률의 온도 의존성을 나타내는 그래프이다. 모든 경우에서, 10초간의 주기 III의 어닐링시간이 사용되었으며, 주기 IV에서의 온도하강률은 33.3°C/초이며, 아르곤과 암모니아의 유량은 같게 하였다. 도 38은 도 4에서 보여지는 제1 및 제2 피크에 대한 BMD(Bulk Micro-Defect) 밀도(즉, 베이컨스 결합률 및 인터스티셜 결합률) (피크 BMD)와 제1 및 제2 피크 사이의 컨케이브 벌크 영역내의 최저 영역에 대한 BMD(벌크 BMD)를 보여주는 그래프이다. 각 BMD 측정과 관련된 사각형들은 도 4의 디누드존의 깊이를 나타낸다. BMD 결합률은 밀도( $\text{cm}^{-2}$ )로 표시되며,  $10^4$ 배하여 체적( $\text{cm}^{-3}$ )으로 변환될 수 있다.

도 38을 참조하면, 가장 오른쪽 막대쌍은 1220 °C의 온도에서 아르곤 및 질소의 분위기에서 약 23  $\mu\text{m}$ 의 깊이를 갖는 OZ, 약  $1.4 \times 10^4$ 의 피크 BMD 및 약  $1.2 \times 10^4$ 의 벌크 BMD를 보여준다. 도 38에서 보여지는 바와 같이, 비슷한 특성이 약 1120 °C에서 아르곤 및 암모니아의 분위기에서 얻어질 수 있다. 따라서, 유사한 BMD 프로파일, 아르곤 및 질소 분위기에서 사용된 온도보다도 100 °C 낮은 1120 °C에서 얻어질 수 있다. 또한 도 38은 OZ의 깊이, 벌크 BMD 및 피크 BMD가 온도의 함수로서 제어될 수 있다는 것을 보여준다. 약 1100 °C와 약 1150 °C 사이의 범위는 벌크 BMD와 피크 BMD를 상대적으로 일정하게 유지시키는 반면에 OZ의 깊이를 제어할 수 있다. 예를 들어, 약 1120 °C와 약 1170 °C 사이에서 OZ의 깊이, 피크 BMD 및 벌크 BMD는 상대적으로 온도에 의해 영향을 받지 않는 것으로 나타난 반면, 약 1100 °C와 약 1120 °C 사이에서는 OZ의 깊이는 온도 증가와 함께 감소하고, 피크 BMD 농도와 벌크 BMD 농도는 온도 증가와 함께 증가한다.

도 39는 본 발명의 실시예들에 따른 산소석출률의 어닐링시간 의존성을 나타내는 그래프이다. 도 39에서 보여지는 바와 같이, 아르곤 및 암모니아를 동일 유량 사용하며 1120 °C의 어닐링온도에서, 피크 BMD, 벌크 BMD 및 OZ 깊이의 어느 것도 10초 내지 30초 사이의 어닐링시간에 강하게 의존하지 않는 것으로 나타났다. 따라서, 생산량을 증가시키기 위하여 10초의 어닐링시간이 바람직할 것이다.

도 40은 본 발명의 실시예들에 따른, 암모니아에 대한 아르곤의 유량비에 대한 산소석출률의 의존성을 나타내는 그래프이다. 그래프에서 보여지는 바와 같이, 넓은 범위의 비율에 걸쳐 암모니아에 대한 아르곤의 유량비에 대한 피크 BMD, 벌크 BMD 및 OZ 깊이는 강하게 의존하지 않는 것으로 나타났다.

도 41은 도 37의 구간 IV에서 온도하강률에 대한 산소석출률의 의존성을 나타내는 그래프이다. 그래프에서 보여지는 바와 같이, 약 초당 10°C에서 약 초당 70°C에 이르는 넓은 범위의 비율에 걸쳐 온도하강률에 대한 OZ 깊이, 피크 BMD 또는 벌크 BMD의 의존성이 약간 있는 것으로 나타났다.

도 42는 본 발명의 실시예들에 따른, 애스-그로운(as-grown) 임팩트 웨이퍼들에서의 초기 산소농도의 함수로서 피크 BMD와 벌크 BMD를 나타내는 그래프이다. 상부선(실선)은 피크 BMD 밀도를 나타내는 것이며, 하부선(점선)은 벌크 BMD 밀도를 나타낸다. 그래프에서 보여지는 바와 같이, 비록 피크 BMD는 결정성장 동안에 초기 산소농도에 상대적으로 독립적인 것으로 나타나지만, 벌크 BMD는 초기 산소농도에 강하게 의존하는 것으로 나타난다. 따라서, 초기 산소농도는 약 13 ppma의 초기 산소농도에서 약 5로부터 약 9 ppma에서 약 10까지 벌크에 대한 피크 BMD의 비를 제어하기 위해 사용될 수 있다. 특히, 피크 BMD와 벌크 BMD 사이에 적어도 1차수의 크기(약 10배) 차이를 제공하기 위하여, 초기 산소농도는 예를 들어 약 9 ppma로 선택될 수 있다.

요약하면, 도 38 내지 도 42는 암모니아 및 아르곤을 포함하는 분위기를 사용하여, 도 4의 M자형 산소석출률 온도 프로파일이 1200 °C이하, 1150 °C이하, 1100 °C 내지 1120 °C 사이, 및/또는 약 1120 °C의 온도에서 얻어질 수 있다는 것과, 1220 °C와 같은 약 1200 °C 이상의 온도에서 아르곤 및 질소하에서 얻어질 수 있는 산소석출률 온도 프로파일과 견줄 수 있다는 것을 보여준다. 전술한 온도 범위를 포함하여 본 발명의 실시예들을 사용하여 슬립 발생 및 실리콘 다이옥사이드 승화가 어떻게 감소되고, 바람직하게는 제거되는 지가 보여질 것이다.

본 발명의 실시예들에 따라, 슬립 발생의 감소를 설명하기 전에, 슬립의 기원에 대한 설명이 주어질 것이다. 당업자에게 잘 알려진 바와 같이, RTA 동안 웨이퍼는 3개의 지지링을 또는 에지링(edge ring)을 사용하여 RTA 로 내에서 지지될 수 있다. 상기 지지핀들 또는 에지링에서 단지 부분적으로 웨이퍼를 지지함으로써, 웨이퍼의 자체 하중은 웨이퍼에 스트레스를 유도하며, 그 자체가 슬립을 일으킬 수 있다. 슬립은 일반적으로 상기 지지핀 또는 지지링에 의해 지지되어 있는 웨이퍼의 하부면에서 기원하며, 소자들이 형성된 웨이퍼의 상부면까지 연장된다. 활성 소자들에 대한 슬립의 충격을 감소 및 바람직하게는 제거하기 위하여, 제1 피크와 제1(상부)면 사이의 OZ내에 슬립이 없는 영역을 제공하는 것이 바람직하다. 달리 말하면, 웨이퍼의 상부면으로부터 약 40  $\mu\text{m}$ 의 깊이에 이르는 무슬립(slip-free)영역을 제공하는 것이 바람직하다. 따라서, 바닥면으로부터의 슬립이 소자 영역으로 들어가지 않게 한다. 불운하게도 종래의 RTA 공정들을 사용하면 40  $\mu\text{m}$  무슬립 영역을 제공하는 것이 곤란할 것이다.

도 43은 아르곤 및 암모니아 분위기를 사용하는 본 발명의 RTA 실시예들에 대한 온도 대 웨이퍼의 바닥면에서의 슬립 깊이를 나타내는 그래프이다. 도 43에서 슬립 깊이는 상부 좌측 구석에 나타난 웨이퍼의 세

위치에서 측정하였다. 이들 위치들은 RTA 로에서 웨이퍼 지지 위치에 대응하는 곳이다. 제1 지지핀(1)은 RTA 로의 가스 입구에 인접하며, 다른 위치들(2,3)은 가스 입구로부터 떨어져 있다. 도 43의 우측에서 보여지는 것은 아르곤 및 질소의 분위기에서 웨이퍼의 위치가 측정되었다.

도 43을 참조하면, 아르곤 및 질소의 분위기하의 1220 °C에서, 3.5 mm의 슬립 길이가 웨이퍼상의 위치 (1)에서 얻어질 수 있으며, 이는 수용할 수 없을 것이다. 뚜렷히 대비되어 감소된 온도 1120 °C에서는 1.5 mm 이하의 슬립 길이가 본 발명의 실시예들에 따른 아르곤 및 암모니아를 사용하여 얻어질 수 있다. 웨이퍼의 바닥에서 1.5 mm 이하의 슬립 길이는 40 μm까지 웨이퍼의 상부에서 무슬립 영역을 얻을 수 있다. 따라서, 웨이퍼의 무슬립 활성영역이 생산될 수 있다.

도 44는 본 발명의 실시예들에 따른 암모니아에 대한 아르곤 가스비 대 슬립 길이를 나타낸 그래프이다. 그래프에서 보여지듯이, 1.5 mm 이하의 수용가능한 슬립이 가스비의 넓은 범위에 걸쳐 생산될 수 있다.

도 45는 본 발명의 실시예들에 따른 온도하강율의 함수로서 슬립 길이를 나타낸 그래프이다. 보여지는 바와 같이, 온도하강율은 슬립 길이에 영향을 줄 수 있다. 약 1.5 mm 이하의 슬립 길이를 제공하기 위하여 적어도 약 초당 30 °C의 온도하강율이 유지되어야 한다.

도 46a 및 도 46b는 슬립을 나타내는 웨이퍼 바닥의 XRT(X-ray Topography) 사진들이며, 각각 10초 동안 1250 °C에서 아르곤 및 질소 분위기에서의 RTA 및 10초 동안 1120 °C에서 아르곤 및 암모니아 가스 분위기에서의 RTA에 해당한다. 도 46a에서 보여지듯이, 심각한 슬립이 도 43 내지 45의 위치 #1에 해당하며 도 46a의 상부에서 보여지는 웨이퍼의 제1 위치에서 보여진다. 이에 비하여 도 46b에서는 유일한 결함은 웨이퍼의 세 핀 위치에서의 핀 마크 자체만이다. 따라서, 무슬립 활성영역들을 갖는 웨이퍼들이 생산될 수 있다.

본 발명의 실시예들에 따른 슬립 감소의 다른 형태가 지금부터 설명된다. 특히, DZ 아래에 충분히 높은 밀도의 산소석출물을 갖는 M자형 산소석출물 농도 프로파일을 제공함으로써, 얇은 트랜치 분리(STI) 소자 내에서 슬립이 감소될 수 있으며, 바람직하게는 제거될 수 있다. 당업자에게 잘 알려진 바와 같이, STI는 집적회로 기판의 활성영역내에서 트랜지스터와 같은 소자들을 서로로부터 분리하기 위해 사용될 수 있다. 당업자에게 잘 알려진 바와 같이, STI에서 트랜치는 반도체 기판의 표면내에 형성되며, 이어서 USG(Undoped Silicate Glass) 및/또는 HDP(High Density Plasma)와 같은 절연물질로 충전된다. 또한 트랜치는 실리콘 나이트라이드와 같은 다른 절연체로 충전될 수 있다. 트랜치내의 절연물질들과 실리콘 웨이퍼 사이의 열팽창 차이로 인하여, 압축 및/또는 인장 스트레스가 트랜치와 기판 사이의 경계면에 유도될 수 있다.

트랜치 분리영역에서의 스트레스량은 트랜치의 어스펙트비 및/또는 다른 공정조건들의 함수일 수 있다. 예를 들어, 표6은 세개의 웨이퍼 D21, D19 및 D17에 대한 트랜치에서의 스트레스 분포를 보여주며, 웨이퍼 D21에서 웨이퍼 D19 및 D17로 갈수록 어스펙트비는 증가한다. 표6에서 보여지듯이, 스트레스는 웨이퍼 D21에서 최고이며, 웨이퍼 D17에서 최저이다.

[표 6]

항 목 \ 소 자	D 21	D 19	D 17
치밀화 (densification)	온도 (°C)	1150	1150
	시간 (분)	55	55
최대 스트레스 (Max stress)	σ <sub>xx</sub>	-4.5 × 10 <sup>9</sup>	-6.5 × 10 <sup>9</sup>
	σ <sub>yy</sub>	-2.96 × 10 <sup>9</sup>	-1.78 × 10 <sup>9</sup>
	σ <sub>zz</sub>	-4.92 × 10 <sup>9</sup>	-7.17 × 10 <sup>9</sup>
	σ <sub>total</sub>	7.34 × 10 <sup>9</sup>	9.84 × 10 <sup>9</sup>
			1.12 × 10 <sup>9</sup>

도 47은 표6의 웨이퍼들에 대한 갭 충전막(gap filling film) 치밀화 후의 트랜치에서의 스트레스를 보여준다. 도 47에서 선의 길이는 스트레스 량에 비례한다.

어떠한 작동 이론에 의해 속박되기를 원함이 없이도, 산소 고정 현상(oxygen pinning phenomena)이 일어날 수 있기 때문에 STI 소자에서 슬립은 본 발명의 실시예들에 따른 산소석출물 농도 프로파일을 사용하여 감소될 수 있다고 이론화되어진다. 특히, 본 발명의 실시예들에 따른 산소석출물 농도 프로파일은 산소석출물이 없는 소자 활성영역을 제공할 수 있지만, 상기 활성영역에 인접한 웨이퍼 벌크에 매우 고밀도의 산소석출물을 제공할 수 있다. 더구나, 산소석출물들 사이의 공간은 매우 작아질 수 있다. 이들 특성은 벌크 영역내에서 높은 선응력(line tension)을 일으킬 수 있으며, 교대로 트랜치에서 전위들의 운동을 유발시킬 수 있기 때문에 전위들이 소자 활성영역들로부터 이동되어 버리고, 산소석출물들에 고정된다고 이론화되어진다.

도 48a는 본 발명의 실시예들에 따른 실리콘 웨이퍼들내에서 제조될 수 있는 전계효과 트랜지스터 소자의 단면도이며, 산소석출물들을 형성하기 위해 800 °C에서 4시간, 1000 °C에서 16시간동안 어닐링시켰다. 도 면에서 보여지듯이, 상부 DZ에 대응하는 소자 활성영역은 일반적으로 산소석출물이 없지만, 고밀도의 산소석출물들이 M자형 프로파일에서 제1 피크에 대응하는 상기 소자에 인접한 벌크 영역내에서 발견된다. 도 48b는 본 발명의 실시예들에 따라 도 48a의 웨이퍼에서 산소석출물의 M자형 프로파일을 보여주는 그래



프이다.

도 49는 본 발명의 실시예들에 따라 트랜치 전위 고정 결과로서 STI 소자에서 슬립의 잠재적인 운동을 개념적으로 보여준다. 어떠한 작동 이론에 의해 속박되기를 원함이 없이도, 도 49에서 F<sub>z</sub>는 예를 들어 트랜치내의 갭충전물질의 치밀화후에 발생할 수 있는 공정으로 유발된 스트레스이다. F<sub>z</sub>는 도 47의 시뮬레이션 결과에 의해 보여지듯이 트랜치의 구석에서 최대가 될 것이다. 또한 도 49에서, F<sub>int</sub>는 트랜치 전위와 산소석출물들 사이의 내부작용력이며, 다음과 같이 주어질 수 있다.

$$F_{int} = \frac{1}{2} \int \sigma_D \cdot \epsilon_{0,p} dv + \frac{1}{2} \int \sigma_{D,z} \cdot \epsilon_{0,p} dv, \quad \frac{\partial E_{int}}{\partial x} = F_{int}$$

여기서 양(quantities)들은 도 49에 나타나 있으며,  $\epsilon_0$ 와  $\epsilon_p$ 는 스트레인을 나타내며, v는 체적을 나타낸다. 도 49에서 보여지듯이, 전위 운동은 다음에서 보여지는 바와 같이 얻어질 수 있다.

$$F_z = \frac{Gb^2}{2R} \cdot F_{Lz} = \frac{Gb}{L}$$

F<sub>Lz</sub>는 선응력 벡터이며, 물질계수 G, 버거스벡터 b 및 전위 중심들 사이의 길이 L의 함수이다. 따라서, 산소석출물들 사이의 거리가 감소할 때, 선응력 F<sub>Lz</sub>의 크기는 증가한다. 이것은 F<sub>z</sub> ≤ F<sub>Lz</sub> + F<sub>int</sub>인 전위 고정 조건에서 전위 이동을 야기시킬 수 있으며, 그리하여 평형 조건에서는 F<sub>Lz</sub> = Gb / L 이다. 따라서, L이 감소하면 F<sub>Lz</sub>은 증가한다. 결론적으로, 어떠한 작동 이론에 의해 속박되기를 원함이 없이도, 고밀도의 작은 산소석출물들이 L을 감소시키고 F<sub>Lz</sub>를 증가시키며, 그리하여 F<sub>z</sub> ≤ F<sub>Lz</sub> + F<sub>int</sub> 로 되어 전위 고정을 야기하는 것으로 나타난다.

전위 고정을 직접적으로 관찰하는 것은 곤란할 수 있다. 그러나, 전위 고정은 도 4의 프로파일을 포함하도록 제조된 STI 구조를 갖는 128 MB DRAM과 같은 소자들을 비교함으로써 확인될 수 있다. 도 50은 본 발명의 실시예들에 따른 M자형 산소석출물 농도 프로파일을 갖는 웨이퍼들(도 50의 하부 곡선)과 일정한 산소석출물 농도 프로파일을 갖는 웨이퍼들(도 50의 상부 곡선)에 대한 리프레쉬 시간 대 불량 비트의 수를 나타내는 그래프이다. 도 50에서 보여지듯이, 주어진 리프레쉬 시간에 대하여 불량 비트의 수는 일정한 산소석출물 농도 프로파일을 갖는 웨이퍼들(도 50의 상부 곡선)에 비하여 본 발명의 실시예들에 따른 M자형 산소석출물 농도 프로파일을 갖는 웨이퍼들(도 50의 하부 곡선)을 사용하는 경우 낮다. 어떠한 작동 이론에 속박되기를 원함이 없이도, 본 발명의 실시예들에 따른 M자형 산소석출물 프로파일은 활성 소자영역내에서 전위 고정을 제공한다고 이론화될 수 있다. 당업자에게 잘 알려진 바와 같이, 활성 소자영역내에서 전위들은 그 내에 전자들을 포착할 수 있으며, 이것은 소자의 리프레쉬 시간을 감소시킬 수 있으며, 그리고/또는 주어진 리프레쉬 시간에서 보다 많은 수의 불량 비트를 만들어낸다. 따라서, 도 50은 전위 고정이 본 발명의 실시예들에 따른 M자형 산소석출물 농도 프로파일들을 사용하여 생성된다는 증거를 제공하는 것으로 나타난다.

전술한 바와 같이, 본 발명의 실시예들에 따라 제조된 실리콘 웨이퍼들은 RTA 챔버상에 실리콘 다이옥사이드 승화를 감소시킬 수 있으며, 바람직하게는 제거할 수도 있다. 도 51은 쿼츠 챔버(512) 및 RTA 열원(514)을 포함하는 종래의 RTA 시스템(510)의 단면도이다. 웨이퍼(516)가 챔버(512)내에 보여지며, 지지대(518)에 의해 지지되고 있다. 상기 웨이퍼는 일반적으로 그 위에 자연산화층(520)을 포함한다.

약 1200 °C 위의 온도에서 RTA를 수행하면 존재하는 자연산화층 및/또는 다른 실리콘 다이옥사이드는 웨이퍼로부터 증발되어 쿼츠 챔버(512)상에 증착될 수 있다. 이러한 현상을 '실리콘 다이옥사이드 승화(SiO<sub>2</sub> sublimation)'라고 칭한다. 실리콘 다이옥사이드가 상기 챔버 벽 상에 증착되면, 이것은 챔버의 효율 및/또는 공정의 신뢰성을 저하시킬 수 있으며, 웨이퍼들의 수를 및/또는 성능을 저하시킬 수 있다.

명백히 대비되는데, 본 발명의 실시예들에 따라 RTA 어닐링이 약 1200 °C 이하, 약 1150 °C 이하, 약 1100 °C와 약 1120 °C 사이, 약 1120 °C에서 수행되면 거의 실리콘 다이옥사이드 승화는 일어나지 않는다. 실제로 챔버(512)의 세정 또는 교체의 필요없이 RTA 시스템(512)내에서 웨이퍼들이 6개월 이상이 되도록 처리될 수 있다는 것을 알 수 있었다.

도 52는 본 발명의 실시예들에 따라 개량된 초크랄스키 풀러의 개략도이며, 도 53은 도 52의 초크랄스키 풀러의 개량된 부분들이 상세도이다. 도 52 및 도 53에서, 도 28 내지 도 30에서 사용된 것과 동일한 참조번호는 동일한 요소를 나타내며, 도 28 내지 도 30과의 차이점만을 이하에서 설명한다.

도 52 및 53에서 보여지듯이, 열차단하우징바닥은 내부 열차단하우징벽(310)으로부터 외부 열차단하우징벽(330)을 향하여 하향경사진 내부 열차단하우징벽(310)에 인접한 제1 부분(320a)을 포함한다. 또한, 외부 열차단하우징벽(330)으로부터 내부 열차단하우징벽(310)을 향하여 예를 들어, 도 53에서 나타난 각도 γ로 하향경사진 상기 외부 열차단하우징벽(330)에 인접한 제2 부분(320b)을 포함한다. 다르게 보면, 상기 열차단하우징바닥의 제2 부분(320b)은 외부 열차단하우징벽(330)과 열차단하우징바닥(320)의 교차부에서 상기 열차단하우징내의 노치(notch)로 생각될 수 있다.

도 52 및 53의 초크랄스키 풀러는 본 발명의 실시예들에 따라 다음의 장점들의 하나 또는 그이상을 제공할 수 있다. 첫째, 잉곳(228)의 표면과 내부 열차단하우징벽(310) 사이의 거리 'd'가 잉곳에서의 보다 균일한 열분포를 위해 감소될 수 있다. 더구나, 노치(320b)의 영역에서 아르곤 가스의 속도는 감소될 수 있으며, 이것은 잉곳(22)의 표면의 온도 균일성을 증가시킬 수 있다. 마지막으로, 상기 노치는 아르곤 가스 내에서 난류를 감소시킬 수 있다. 이들중의 하나 이상 및/또는 다른 요소들의 결과로서, 향상된 품질의 실리콘 잉곳이 제공될 수 있다.

# **발명의 요점**

도면들과 상세한 설명란에서 본 발명의 전형적인 바람직한 실시예들이 개시되어 있으며, 비록 특정 용어가 사용되었지만, 이들은 이하의 청구항에서 언급되는 본 발명의 사상을 한정하기 위한 것이 아니며, 단지 일반적이며 서술적인 의미로 사용된다.

## **(57) 청구의 범위**

### **청구항 1**

상면, 하면 및 상기 상면과 하면 사이 내에서 산소석출물 농도 프로파일을 갖는 실리콘 웨이퍼에서, 상기 산소석출물 농도 프로파일은,

웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크, 및 상기 웨이퍼의 하면과 상기 제2 피크 사이의 디누드존;

상기 제1 및 제2 피크 사이에서의 컨케이브(concave) 영역;

적어도 하나의 슬립 전위 영역을 그 내에 포함하는 상기 웨이퍼의 하면과 상기 제2 피크 사이의 상기 디누드존; 및

그 내에 슬립 전위가 없는 상기 웨이퍼의 상면과 상기 제1 피크 사이의 상기 디누드존을 포함하는 실리콘 웨이퍼.

### **청구항 2**

제 1 항에 있어서, 상기 산소석출물의 농도 프로파일이 상기 상면과 하면 사이의 중앙에 위치하는 상기 실리콘 웨이퍼의 중앙면에 대하여 대칭인 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 3**

제 1 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 상면 및 하면으로부터 5  $\mu\text{m}$  내지 40  $\mu\text{m}$ 의 범위내인 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 4**

제 3 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 양면중 상기 상면으로부터 30  $\mu\text{m}$ 인 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 5**

제 1 항에 있어서, 상기 제1 피크 및 제2 피크에서의 산소 석출물의 농도는 적어도  $1 \times 10^6 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 6**

제 1 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브 영역에서의 산소 석출물의 농도는 적어도  $1 \times 10^6 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 7**

제 1 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브영역에서만 COP(Crystal Originated Precipitates)가 존재하는 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 8**

제 1 항에 있어서, 상기 웨이퍼의 상면과 상기 제1 피크 사이의 상기 디누드존내에, 상기 산소석출물 농도 프로파일을 포함하지 않는 실리콘 웨이퍼내에서의 동일한 STI 영역들에 비하여 감소된 STI 슬립을 갖는 복수개의 얇은 트렌치 분리(STI) 영역들을 더 포함하는 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 9**

제 1 항에 있어서, 상기 웨이퍼의 상기 상면과 상기 제1 피크 사이의 상기 디누드존내에 STI 슬립이 없는 복수개의 얇은 트렌치 분리(STI) 영역들을 더 포함하는 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 10**

제 1 항에 있어서, 상기 컨케이브 영역내의 최저 산소석출물 농도는 상기 제1 및 제2 피크들에서의 최고 산소석출물 농도보다도 적어도 1차수의 크기 만큼 작은 것을 특징으로 하는 실리콘 웨이퍼.

### **청구항 11**

상면, 하면 및 상기 상면과 하면 사이 내에서 산소석출물 농도 프로파일을 갖는 실리콘 웨이퍼에서, 상기 산소석출물 농도 프로파일은,

웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크, 및 상기 웨이퍼의 하면과 상기 제2 피크 사이의 디누드존;

상기 제1 및 제2 피크 사이에서의 컨케이브(concave) 영역; 및

상기 웨이퍼의 상면과 상기 제1 피크 사이의 상기 디누드존내에, 상기 산소석출물 농도 프로파일을 포함하지 않는 실리콘 웨이퍼내에서의 동일한 STI 영역들에 비하여 감소된 STI 슬립을 갖는 복수개의 얇은 트렌치 분리(STI) 영역들을 포함하는 실리콘 웨이퍼.

#### 청구항 12

제 11 항에 있어서, 상기 산소석출물의 농도 프로파일이 상기 상면과 하면 사이의 중앙에 위치하는 상기 실리콘 웨이퍼의 중앙면에 대하여 대칭인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 13

제 11 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 상면 및 하면으로부터 5  $\mu\text{m}$  내지 40  $\mu\text{m}$ 의 범위내인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 14

제 13 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 양면중 상기 상면으로부터 30  $\mu\text{m}$ 인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 15

제 11 항에 있어서, 상기 제1 피크 및 제2 피크에서의 산소 석출물의 농도는 적어도  $1 \times 10^8 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 16

제 11 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브 영역에서의 산소 석출물의 농도는 적어도  $1 \times 10^8 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 17

제 11 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브영역에서만 COP(Crystal Originated Precipitates)가 존재하는 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 18

제 11 항에 있어서, 상기 웨이퍼의 상기 상면과 상기 제1 피크 사이의 상기 디누드존은 그내에 슬립 전위가 없는 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 19

제 11 항에 있어서, 상기 컨케이브 영역내의 최저 산소석출물 농도는 상기 제1 및 제2 피크들에서의 최고 산소석출물 농도보다도 적어도 1차수의 크기 만큼 작은 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 20

상면, 하면 및 상기 상면과 하면 사이 내에서 산소석출물 농도 프로파일을 갖는 실리콘 웨이퍼에서, 상기 산소석출물 농도 프로파일은,

웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크, 및 상기 웨이퍼의 하면과 상기 제2 피크 사이의 디누드존;

상기 제1 및 제2 피크 사이에서의 컨케이브(concave) 영역; 및

상기 웨이퍼의 상면과 상기 제1 피크 사이의 상기 디누드존내에 STI 슬립이 없는 복수개의 얇은 트렌치 분리(STI) 영역들을 포함하는 실리콘 웨이퍼.

#### 청구항 21

제 20 항에 있어서, 상기 산소석출물의 농도 프로파일이 상기 상면과 하면 사이의 중앙에 위치하는 상기 실리콘 웨이퍼의 중앙면에 대하여 대칭인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 22

제 20 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 상면 및 하면으로부터 5  $\mu\text{m}$  내지 40  $\mu\text{m}$ 의 범위내인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 23

제 22 항에 있어서, 상기 디누드존들의 깊이는 상기 실리콘 웨이퍼의 양면중 상기 상면으로부터 30  $\mu\text{m}$ 인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 24

제 20 항에 있어서, 상기 제1 피크 및 제2 피크에서의 산소 석출물의 농도는 적어도  $1 \times 10^8 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 25

제 20 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브 영역에서의 산소 석출물의 농도는 적어도  $1 \times 10^6 \text{ cm}^{-3}$  이상인 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 26

제 20 항에 있어서, 상기 제1 피크 및 제2 피크 사이의 상기 컨케이브영역에서만 COP(Crystal Originated Precipitates)가 존재하는 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 27

제 20 항에 있어서, 상기 웨이퍼의 상기 상면과 상기 제1 피크 사이의 상기 디누드존은 그내에 슬립 전위가 없는 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 28

제 20 항에 있어서, 상기 컨케이브 영역내의 최저 산소석출물 농도는 상기 제1 및 제2 피크들에서의 최고 산소석출물 농도보다도 적어도 1차수의 크기 만큼 작은 것을 특징으로 하는 실리콘 웨이퍼.

#### 청구항 29

상면 및 하면을 갖는 실리콘 웨이퍼에 대하여, 상기 실리콘 웨이퍼의 상면 및 하면에 대하여 베이컨시 주입효과를 갖는 가스와 인터스티셜 실리콘 주입효과를 갖는 가스를 포함하는 혼합가스 분위기하에서, 1100 °C와 1150 °C 사이에서 급속 열적 어닐링(RTA) 공정을 수행하여, 후속 열처리 동안에 산소석출물로 성장하는 장소로서 역할을 하는 핵생성 중심을 발생시키며, 상기 웨이퍼의 상면으로부터 하면까지의 상기 핵생성 중심의 농도 프로파일에서 상기 핵생성 중심 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 및 제2 피크;

상기 웨이퍼의 전면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이에서의 임계 농도보다 낮은 소정의 핵생성 중심 농도를 갖는 영역; 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 실리콘 웨이퍼의 제조방법.

#### 청구항 30

제 29 항에 있어서, 상기 급속 열적 어닐링 공정 단계는, 상기 웨이퍼의 상면으로부터 하면까지의 베이컨시의 농도 프로파일을 또한 발생시키며, 상기 베이컨시 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 피크 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이에서의 임계 농도보다 낮은 소정의 베이컨시 농도를 갖는 영역; 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 31

제 29 항에 있어서, 상기 웨이퍼의 상면으로부터 하면까지의 산소석출물 농도 프로파일을 형성하기 위하여 상기 실리콘 웨이퍼에 대하여 후속되는 열처리를 수행하는 단계를 더 포함하며, 상기 산소 석출물 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 피크 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이의 디누드존(DZ); 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 32

제 29 항에 있어서, 상기 혼합가스는 암모니아( $\text{NH}_3$ ) 가스 및 아르곤 가스를 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 33

제 30 항에 있어서, 상기 혼합가스는 암모니아( $\text{NH}_3$ ) 가스 및 아르곤 가스를 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 34

제 29 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는, 적어도 10 °C/초의 비율로 상기 웨이퍼를 급속 냉각하는 것을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 35

제 29 항에 있어서, 상기 급속 열적 어닐링 공정은 1120 °C에서 수행하는 것을 특징으로 하는 실리콘 웨

이퍼의 제조방법.

#### 청구항 36

제 29 항에 있어서, 상기 급속 열적 어닐링 공정은 적어도 5초 동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 37

제 29 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는, 50 °C/초의 비율로 상기 웨이퍼를 급속 가열하는 것을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 38

제 31 항에 있어서, 상기 실리콘 웨이퍼에 대한 후속 열처리를 수행하는 단계는, 800 °C 내지 1000 °C 사이에서 4 시간 내지 20 시간동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 39

제 29 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는 상기 실리콘 웨이퍼를 위한 웨이퍼링 공정의 도너 킬링(donor killing) 동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 40

제 29 항에 있어서, 상기 수행 단계 이전에,

임곳의 인상속도가 인터스티셜 집괴의 형성이 방지되도록 충분히 크며, 베이컨시 집괴의 형성이 방지되도록 충분히 작은 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 41

제 29 항에 있어서, 상기 수행 단계 이전에,

점결함을 형성하지만 인터스티셜 집괴 및 베이컨시 집괴를 형성하지 않는 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 42

제 29 항에 있어서, 상기 수행 단계 이전에,

임곳의 인상속도가 인터스티셜 집괴를 형성함이 없이 베이컨시 집괴가 임곳의 직경을 통하여 형성되도록 충분히 큰 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 43

상면 및 하면을 갖는 실리콘 웨이퍼에 대하여, 암모니아 및 아르곤의 혼합가스 분위기하에서 급속 열적 어닐링(RTA) 공정을 수행하며, 후속 열처리 동안에 산소석출물로 성장하는 장소로서 역할을 하는 핵생성 중심을 발생시키며, 상기 웨이퍼의 상면으로부터 하면까지의 상기 핵생성 중심의 농도 프로파일에서 상기 핵생성 중심 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이에서의 임계 농도보다 낮은 소정의 핵생성 중심 농도를 갖는 영역; 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 실리콘 웨이퍼의 제조방법.

#### 청구항 44

제 43 항에 있어서, 상기 급속 열적 어닐링 공정 단계는, 상기 웨이퍼의 상면으로부터 하면까지의 베이컨시의 농도 프로파일을 또한 발생시키며, 상기 베이컨시 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 피크 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이에서의 임계 농도보다 낮은 소정의 베이컨시 농도를 갖는 영역; 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 45

제 43 항에 있어서, 상기 웨이퍼의 상면으로부터 하면까지의 산소석출물 농도 프로파일을 형성하기 위해

여 상기 실리콘 웨이퍼에 대하여 후속되는 열처리를 수행하는 단계를 더 포함하며, 상기 산소석출물 농도 프로파일은,

상기 웨이퍼의 상면 및 하면으로부터 각각 제1 및 제2 깊이에서의 제1 피크 및 제2 피크;

상기 웨이퍼의 상면과 상기 제1 피크사이 및 상기 웨이퍼의 하면과 상기 제2 피크사이의 디누드존(DZ); 및

상기 제1 피크 및 제2 피크 사이의 컨케이브 영역을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조 방법.

#### 청구항 46

제 43 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는, 적어도 10 °C/초의 비율로 상기 웨이퍼를 급속 냉각하는 것을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 47

제 43 항에 있어서, 상기 급속 열적 어닐링 공정은 1120 °C에서 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 48

제 43 항에 있어서, 상기 급속 열적 어닐링 공정은 적어도 5초 동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 49

제 43 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는, 50 °C/초의 비율로 상기 웨이퍼를 급속 가열하는 것을 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 50

제 45 항에 있어서, 상기 실리콘 웨이퍼에 대한 후속 열처리를 수행하는 단계는, 800 °C 내지 1000 °C 사이에서 4 시간 내지 20 시간동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 51

제 43 항에 있어서, 상기 급속 열적 어닐링 공정을 수행하는 단계는 상기 실리콘 웨이퍼를 위한 웨이퍼링 공정의 도너 킬링(donor killing) 동안 수행하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 52

제 43 항에 있어서, 상기 수행 단계 이전에,

임곳의 인상속도가 인터스티셜 집괴의 형성이 방지되도록 충분히 크며, 베이컨시 집괴의 형성이 방지되도록 충분히 작은 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 53

제 43 항에 있어서, 상기 수행 단계 이전에,

점결함을 형성하지만 인터스티셜 집괴 및 베이컨시 집괴를 형성하지 않는 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 54

제 43 항에 있어서, 상기 수행 단계 이전에,

임곳의 인상속도가 인터스티셜 집괴를 형성함이 없이 베이컨시 집괴가 임곳의 직경을 통하여 형성되도록 충분히 큰 임곳 인상속도 프로파일에 따라 핫존로내의 용융 실리콘으로부터 임곳을 인상하는 단계; 및

상기 실리콘 웨이퍼를 제공하기 위해 상기 임곳을 반경 방향으로 슬라이싱하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 55

상면 및 하면을 갖는 실리콘 웨이퍼에 대하여, 아르곤 및 암모니아를 포함하는 분위기에서, 적어도 5초 동안 1100 °C 내지 1200 °C 사이에서 급속 열적 어닐링(RTA) 공정을 수행하는 단계를 포함하는 실리콘 웨이퍼의 제조방법.

#### 청구항 56

제 55 항에 있어서, 상기 수행하는 단계는, 상면 및 하면을 갖는 실리콘 웨이퍼에 대하여, 아르곤 및 암모니아를 포함하는 분위기에서, 적어도 5초 동안 1100 °C 내지 1150 °C 사이에서 급속 열적 어닐링(RTA)

공정을 수행하는 단계를 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 57

제 55 항에 있어서, 상기 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기로부터 산소를 퍼지하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 58

제 56 항에 있어서, 상기 수행하는 단계 이전에, 소정 농도 이하의 산소가 상기 분위기에 존재함을 감지하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 59

제 55 항에 있어서, 상기 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기의 가열을 50 °C/초로 1100 °C 내지 1150 °C 사이로 증가시키는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 60

제 55 항에 있어서, 상기 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기의 가열을 50 °C/초로 800 °C로부터 1100 °C 내지 1150 °C 사이로 증가시키는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 61

제 60 항에 있어서, 상기 증가시키는 단계 이전에 아르곤 및 암모니아를 포함하는 분위기로부터 산소를 퍼지하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 62

제 61 항에 있어서, 상기 수행하는 단계 이전에, 소정 농도 이하의 산소가 아르곤 및 암모니아를 포함하는 분위기에 존재함을 감지하는 단계가 선행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 63

제 55 항에 있어서, 상기 수행하는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기의 가열을 10 °C/초 내지 70 °C/초 사이로 1100 °C 내지 1150 °C 사이로부터 감소시키는 단계가 후행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 64

제 55 항에 있어서, 상기 수행하는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기의 가열을 10 °C/초 내지 70 °C/초 사이로 1100 °C 내지 1150 °C 사이로부터 800 °C로 감소시키는 단계가 후행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 65

제 64 항에 있어서, 상기 감소시키는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기로부터 암모니아를 퍼지하는 단계가 후행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 66

제 55 항에 있어서, 상기 수행하는 단계는, 상면 및 하면을 갖는 실리콘 웨이퍼에 대하여 아르곤 및 암모니아를 포함하는 분위기에서 적어도 5초 동안 1120 °C에서 급속 열적 어닐링(RTA) 공정을 수행하는 단계를 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 67

제 55 항에 있어서, 상기 수행하는 단계는, 상면 및 하면을 갖는 실리콘 웨이퍼에 대하여 아르곤 및 암모니아를 포함하는 분위기에서 5초 내지 30초 동안에 1100 °C 내지 1150 °C 사이에서 급속 열적 어닐링(RTA) 공정을 수행하는 단계를 포함하는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 68

제 60 항에 있어서, 상기 증가시키는 단계와 상기 수행하는 단계 사이에, 아르곤 및 암모니아를 포함하는 분위기의 가열을 800 °C에서 10초 동안 유지하는 단계가 수행되는 것을 특징으로 하는 실리콘 웨이퍼의 제조방법.

#### 청구항 69

아르곤 및 암모니아를 포함하는 분위기에서에서 RTA 챔버내의 일련의 실리콘 웨이퍼들에 대하여, 상기 일련의 실리콘 웨이퍼들로부터 상기 RTA 챔버위로 실리콘 다이옥사이드의 승화를 일으키는 온도 이하에서 연속적으로 급속 열적 어닐링(RTA) 공정을 수행하는 단계를 포함하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 70

제 69 항에 있어서, 상기 연속적으로 수행하는 단계는, 각 웨이퍼에 대하여 1100 °C 내지 1200 °C 사이에서 적어도 5초 동안 상기 RTA를 수행하는 단계를 포함하는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들

의 제조방법.

#### 청구항 71

제 69 항에 있어서, 상기 연속적으로 수행하는 단계는, 각 웨이퍼에 대하여 1100 °C 내지 1150 °C 사이에서 적어도 5초 동안 상기 RTA를 수행하는 단계를 포함하는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 72

제 69 항에 있어서, 상기 각 웨이퍼들에 대하여 RTA 공정을 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기로부터 산소를 퍼지하는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 73

제 72 항에 있어서, 상기 각 웨이퍼들에 대하여 RTA 공정을 수행하는 단계 이전에, 소정 농도 이하의 산소가 아르곤 및 암모니아를 포함하는 분위기에 존재함을 감지하는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 74

제 71 항에 있어서, 상기 각 웨이퍼에 대하여 RTA 공정을 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기에서의 가열을 50 °C/초로 1100 °C 내지 1150 °C 사이로 증가시키는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 75

제 71 항에 있어서, 상기 각 웨이퍼에 대하여 RTA 공정을 수행하는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기에서의 가열을 50 °C/초로 800 °C에서 1100 °C 내지 1150 °C 사이로 증가시키는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 76

제 75 항에 있어서, 상기 증가시키는 단계 이전에, 아르곤 및 암모니아를 포함하는 분위기로부터 산소를 퍼지시키는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 77

제 76 항에 있어서, 상기 각 웨이퍼에 대하여 RTA 공정을 수행하는 단계 이전에, 소정 농도 이하의 산소가 아르곤 및 암모니아를 포함하는 분위기에서 존재함을 감지하는 단계가 선행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 78

제 71 항에 있어서, 상기 각 웨이퍼에 대하여 RTA 공정을 수행하는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기에서의 가열을 10 °C/초 내지 70 °C/초로 1100 °C 내지 1150 °C 사이로부터 감소시키는 단계가 후행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 79

제 71 항에 있어서, 상기 각 웨이퍼에 대하여 RTA 공정을 수행하는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기에서의 가열을 10 °C/초 내지 70 °C/초로 1100 °C 내지 1150 °C 사이로부터 800 °C로 감소시키는 단계가 후행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 80

제 79 항에 있어서, 상기 감소시키는 단계 이후에, 아르곤 및 암모니아를 포함하는 분위기로부터 암모니아를 퍼지시키는 단계가 후행되는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 81

제 69 항에 있어서, 상기 연속적으로 수행하는 단계는, 실리콘 다이옥사이드의 상기 RTA 챔버를 세정함이 없이 적어도 6개월 동안 RTA 챔버내에서 실리콘 웨이퍼들에 대하여 연속적으로 RTA 공정을 수행하는 것을 특징으로 하는 복수개의 실리콘 웨이퍼들의 제조방법.

#### 청구항 82

챔버 밀봉체;

용융 실리콘을 보유하는 상기 챔버 밀봉체 내의 도가니;

시드결정을 보유하기 위해 상기 도가니에 인접되어 있는 상기 밀봉체 내의 시드홀더;

상기 도가니를 둘러싸는 상기 밀봉체 내의 히터;

서로 떨어져 있는 내부 및 외부 열차단하우징벽들, 상기 내부 및 외부 열차단하우징벽들과 연결된 열차단하우징덮개 및 열차단하우징바닥을 포함하며, 상기 열차단하우징덮개는 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽까지 상향경사지며, 상기 열차단하우징바닥은 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽을 향하여 하향경사지며 상기 내부 열차단하우징벽에 인접한 제1 부분과 상기 외부 열차단하우징벽으로부터 상기 내부 열차단하우징벽을 향하여 하향경사지며 상기 외부 열차단하



우징벽에 인접한 제2 부분을 포함하는, 상기 챔버 밀봉체내의 링형의 열차단하우징; 및

상기 도가니내에 상기 열차단하우징을 지지하는 지지부재를 포함하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 83

제 82 항에 있어서, 상기 링형의 열차단하우징은 열흡수물질로 충전된 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 84

제 82 항에 있어서, 상기 열차단체와 상기 시드홀더 사이에 냉각재킷을 더 포함하는 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 85

제 84 항에 있어서, 상기 열차단하우징과 상기 냉각재킷의 사이에서 상기 인상되는 잉곳의 주위를 둘러싸는 열차단판이 더 포함되는 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 86

제 85 항에 있어서, 상기 풀러는;

상기 용융 실리콘을 원통 형상으로 성장하며 상기 용융 실리콘과 잉곳-용융 실리콘 경계를 형성하는 원통형 단결정 실리콘 잉곳으로 성장시키기 위해 상기 도가니로부터 상기 시드홀더를 인상시키도록 구성되어 있으며,

상기 열차단하우징의 상기 내부 및 열차단하우징벽들의 길이, 상기 열차단하우징덮개 및 제1 및 제2 부분의 경사각도를, 상기 잉곳과 상기 내부 열차단하우징벽 사이의 거리, 상기 도가니와 상기 외부 열차단하우징벽 사이의 거리, 상기 용융실리콘과 상기 내부 열차단하우징벽사이의 거리 및 상기 열차단판의 위치 중의 적어도 하나가, 상기 인상된 잉곳이 그 중심에서의 상기 잉곳의 온도에 기초하여, 상기 잉곳-용융 실리콘 경계에서의 온도로부터 상기 잉곳의 소정 온도까지 적어도  $1.4^{\circ}\text{K/분}$ 의 비율로 냉각되도록 선택된 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 87

제 82 항에 있어서, 상기 열차단하우징은 카본페라이트로 이루어진 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 88

제 82 항에 있어서, 상기 오비 열차단하우징벽으로부터 상기 내부 열차단하우징벽을 향하여 하향경사진 상기 외부 열차단하우징벽에 인접한 상기 제2 부분은, 상기 외부 열차단하우징벽과 상기 열차단하우징바닥의 교차점에서 상기 링형의 열차단하우징내에 노치(notch)를 형성하는 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 89

챔버 밀봉체;

용융 실리콘을 보유하는 상기 챔버 밀봉체 내의 도가니;

시드결정을 보유하기 위해 상기 도가니에 인접되어 있는 상기 밀봉체 내의 시드홀더;

상기 도가니를 둘러싸는 상기 밀봉체 내의 히터;

서로 떨어져 있는 내부 및 외부 열차단하우징벽들, 상기 내부 및 외부 열차단하우징벽들과 연결된 열차단하우징덮개 및 열차단하우징바닥을 포함하며, 상기 열차단하우징덮개는 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽까지 상향경사지며, 상기 열차단하우징바닥은 상기 내부 열차단하우징벽으로부터 상기 외부 열차단하우징벽까지 하향경사지며, 또한 상기 외부 열차단하우징벽과 상기 열차단하우징바닥의 교차점에서 그내에 노치를 포함하는, 상기 챔버 밀봉체내의 링형의 열차단하우징; 및

상기 도가니내에 상기 열차단하우징을 지지하는 지지부재를 포함하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 90

제 89 항에 있어서, 상기 링형의 열차단하우징은 열흡수물질로 충전된 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 91

제 89 항에 있어서, 상기 열차단체와 상기 시드홀더 사이에 냉각재킷을 더 포함하는 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

#### 청구항 92

제 84 항에 있어서, 상기 열차단하우징과 상기 냉각재킷의 사이에서 상기 인상되는 잉곳의 주위를 둘러싸는 열차단판이 더 포함되는 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

러.

**청구항 93**

제 92 항에 있어서, 상기 풀러는;

상기 용융 실리콘을 원통 형상으로 성장하며 상기 용융 실리콘과 잉곳-용융 실리콘 경계를 형성하는 원통형 단결정 실리콘 잉곳으로 성장시키기 위해 상기 도가니로부터 상기 시드홀더를 인상시키도록 구성되어 있으며,

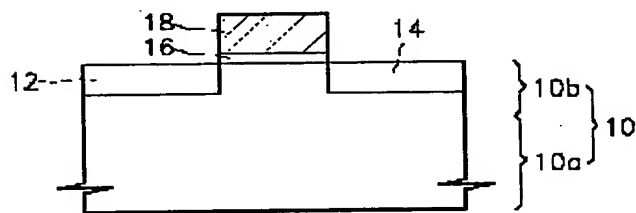
상기 열차단하우징의 상기 내부 및 열차단하우징벽들의 길이, 상기 열차단하우징덮개 및 바닥의 경사각도를, 상기 노치의 형상, 상기 잉곳과 상기 내부 열차단하우징벽 사이의 거리, 상기 도가니와 상기 외부 열차단하우징벽 사이의 거리, 상기 용융실리콘과 상기 내부 열차단하우징벽사이의 거리 및 상기 열차단판의 위치 중의 적어도 하나가, 상기 인상된 잉곳이 그 중심에서의 상기 잉곳의 온도에 기초하여, 상기 잉곳-용융 실리콘 경계에서의 온도로부터 상기 잉곳의 소정 온도까지 적어도  $1.4^{\circ}\text{K/분}$ 의 비율로 냉각되도록 선택된 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

**청구항 94**

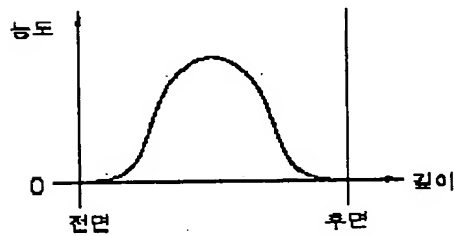
제 89 항에 있어서, 상기 열차단하우징은 카본페라이트로 이루어진 것을 특징으로 하는 단결정 실리콘 잉곳들을 성장시키기 위한 초크랄스키 풀러.

도면

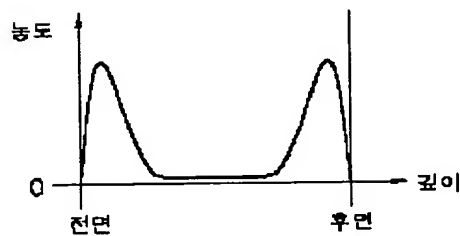
도면1



도면2



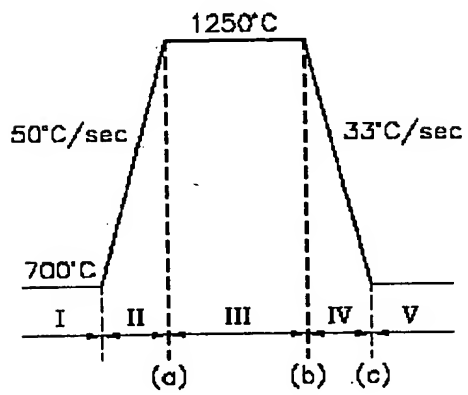
도면3



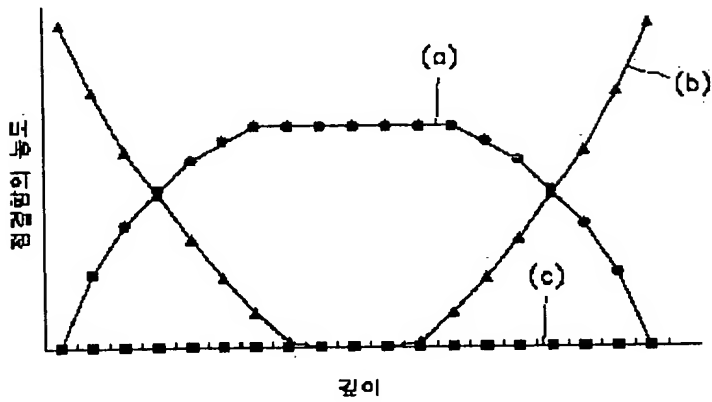
도면4



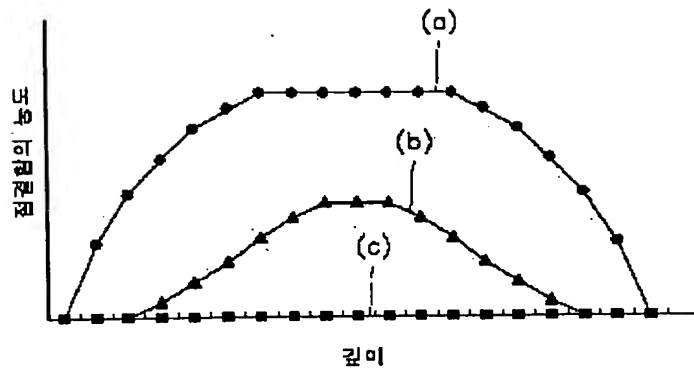
도면5



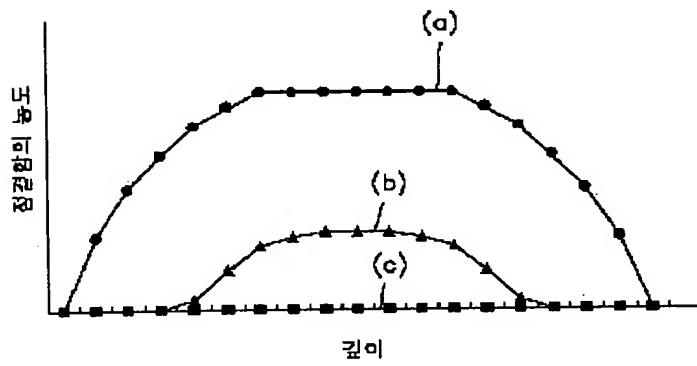
도면6



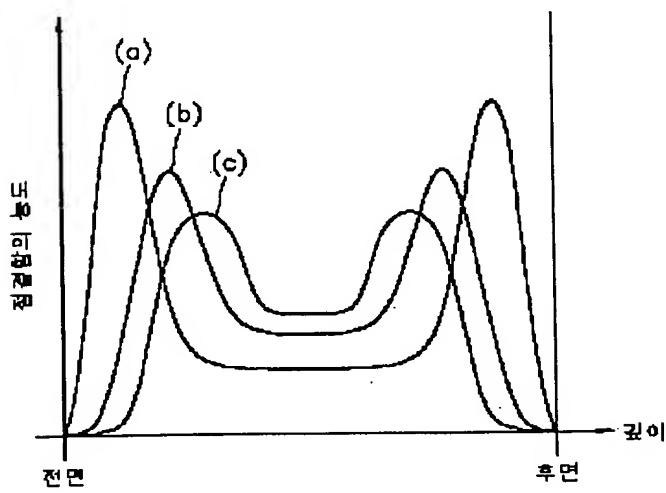
도면7



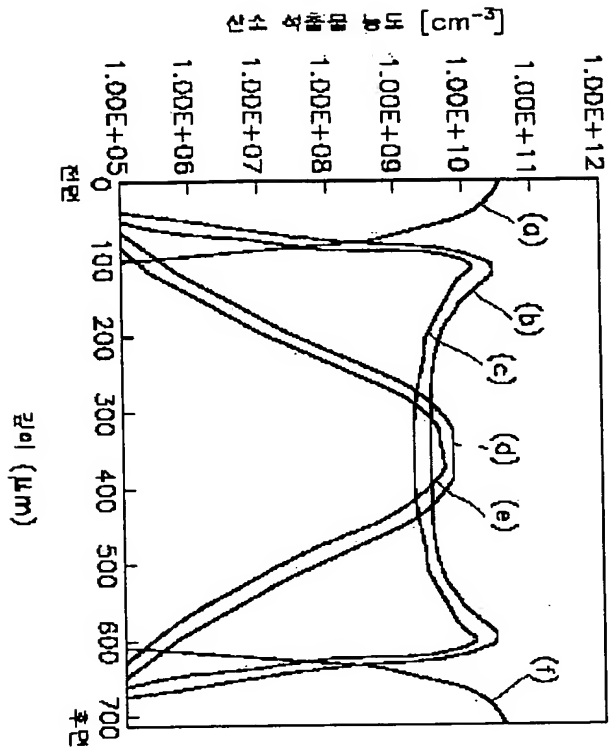
도면8



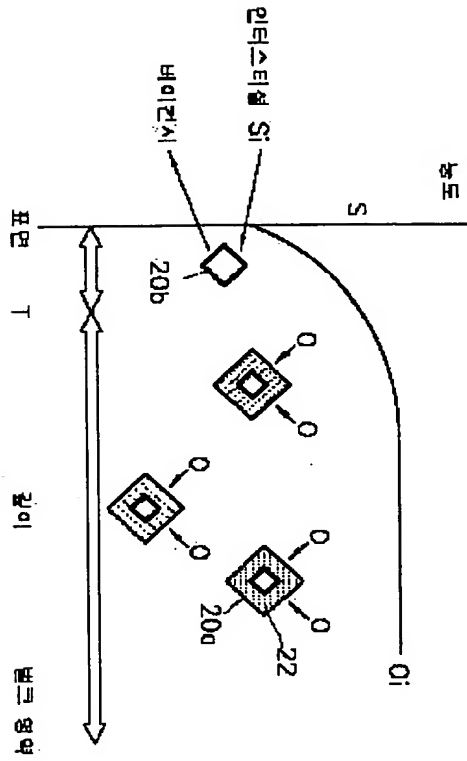
도면9



도면 10



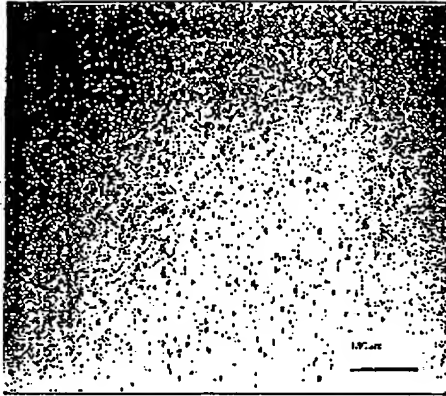
도면11



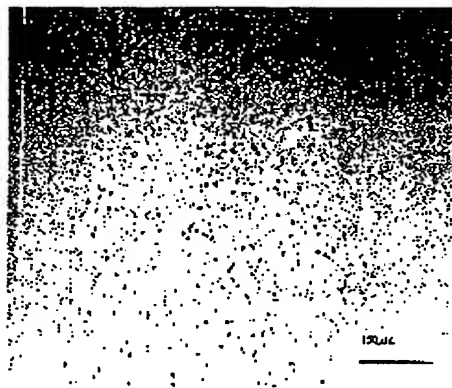
도면12



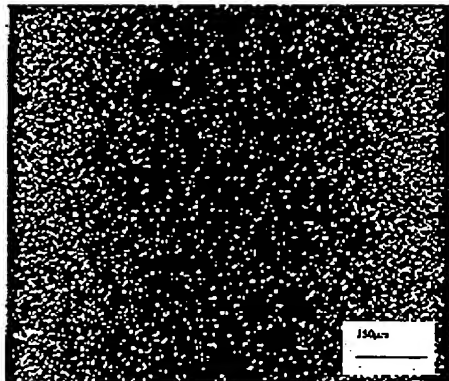
도면 13



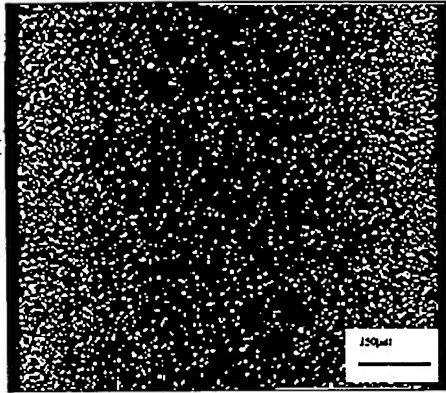
도면 14



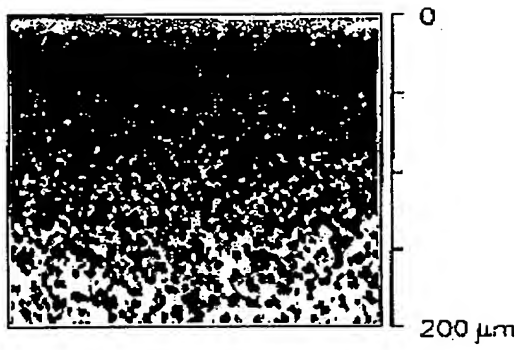
도면 15



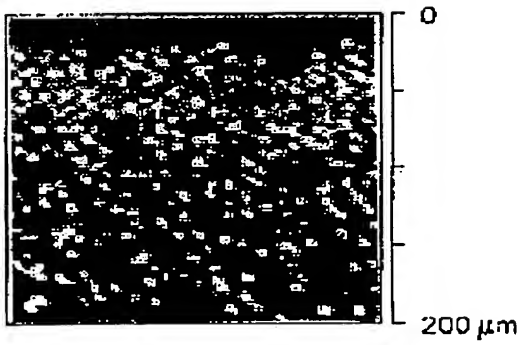
도면 16



도면 17

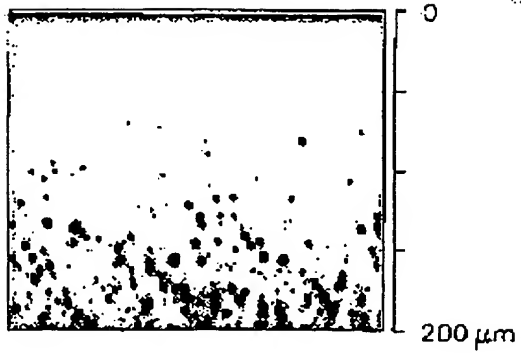


도면 18

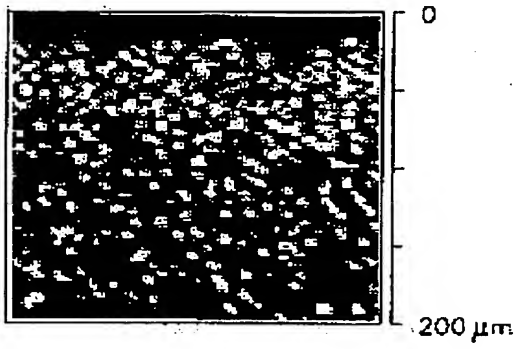




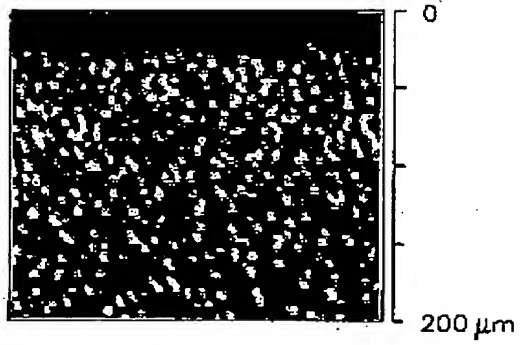
도면 10



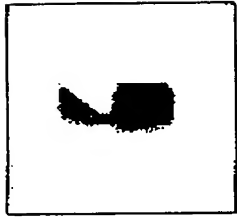
도면 20



도면 21



도면22a



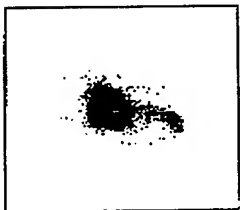
도면22b



도면23a



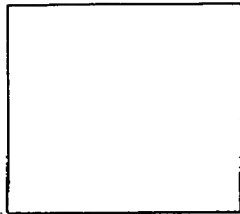
도면23b



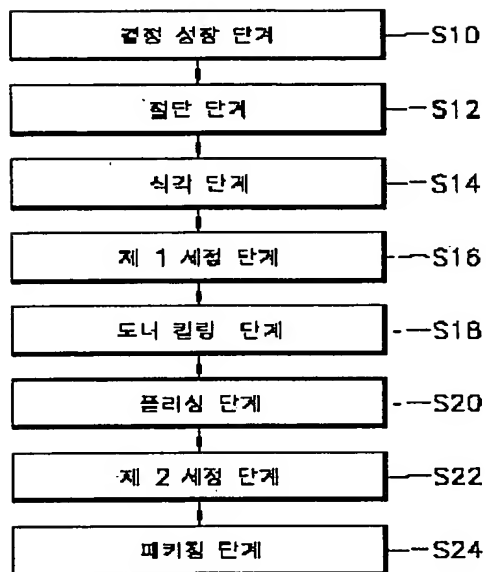
도면24a



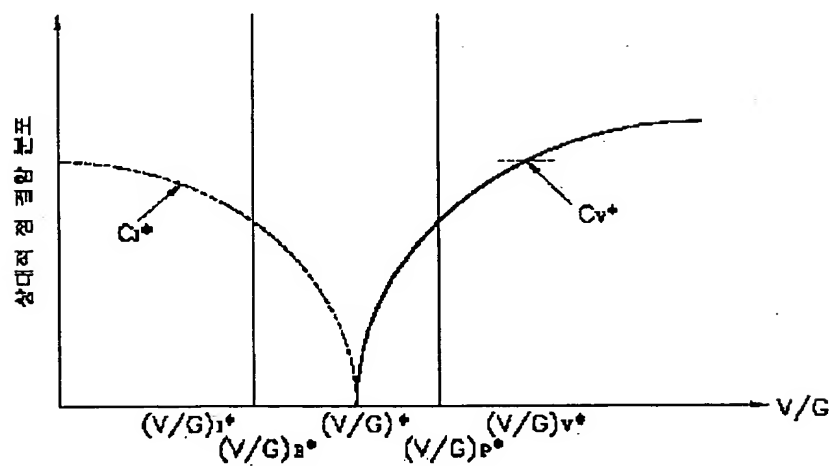
도면24b



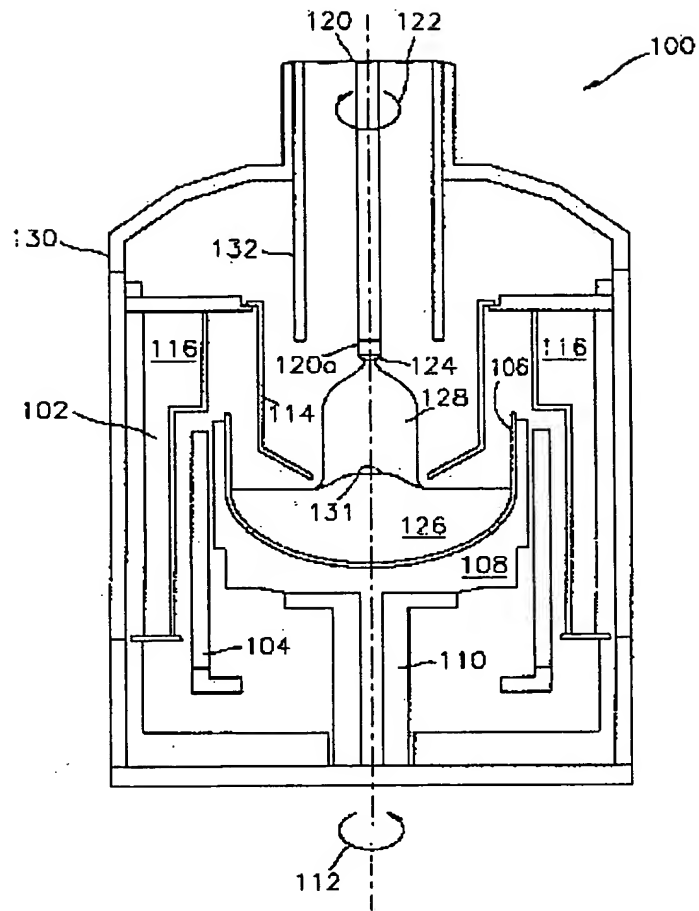
도면25



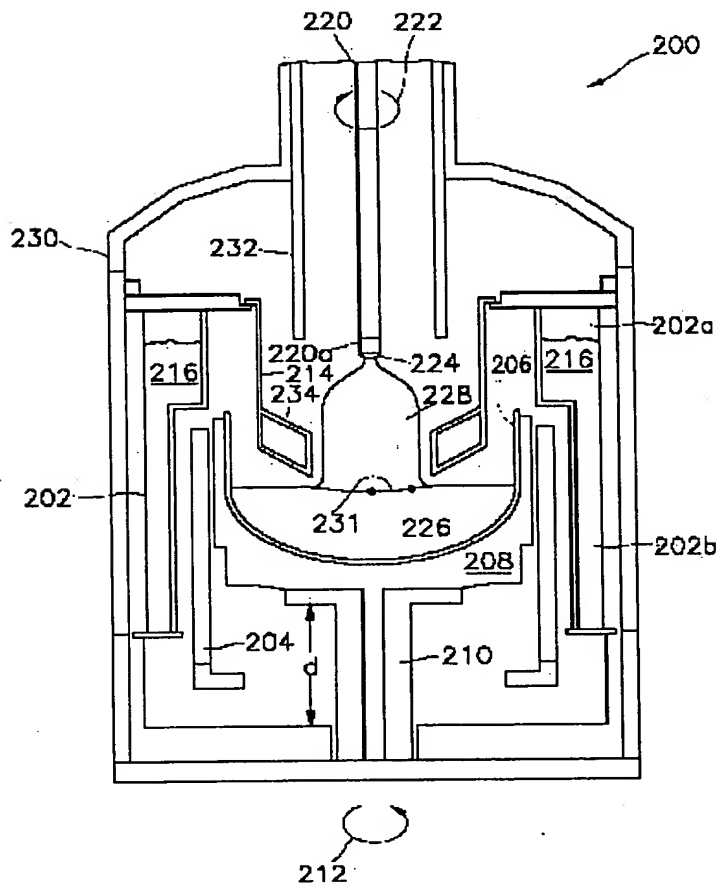
도면26



도 27

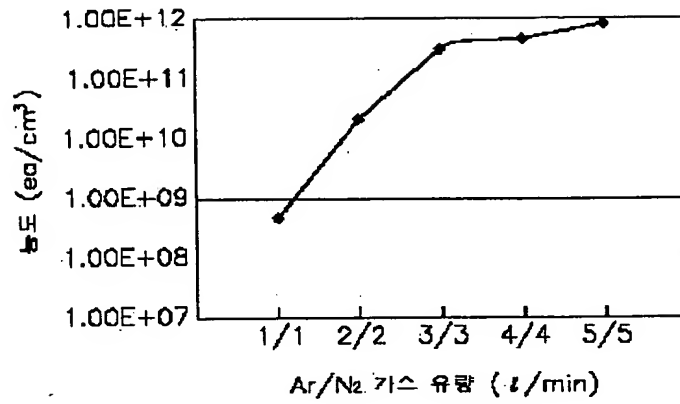


도 28

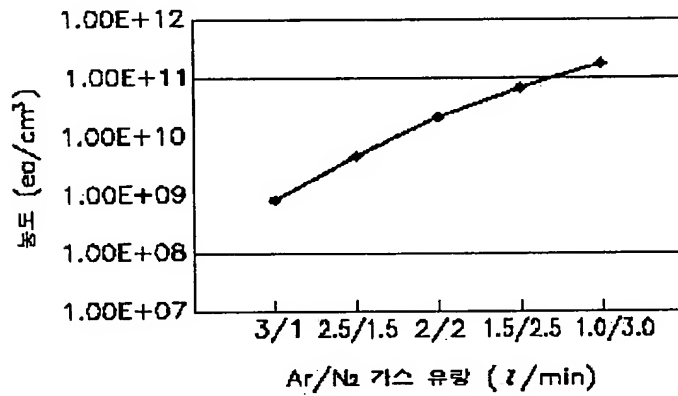




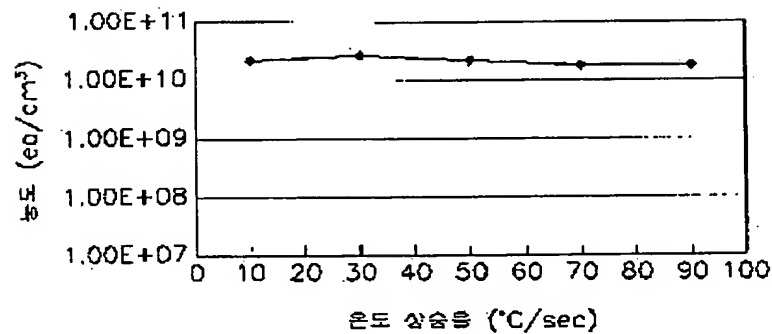
도면31



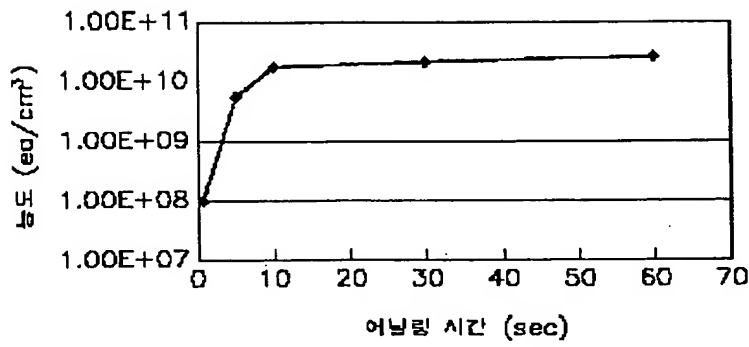
도면32



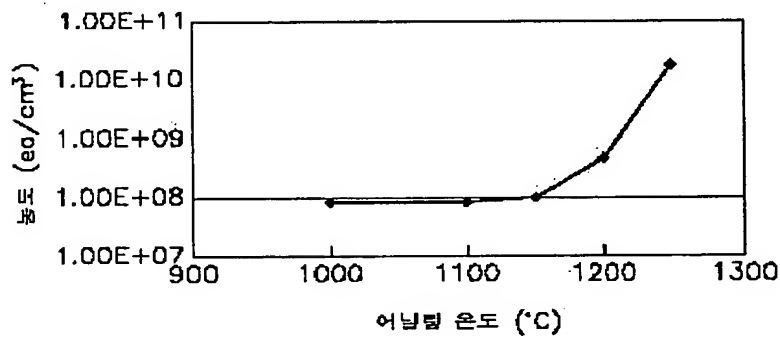
도면33



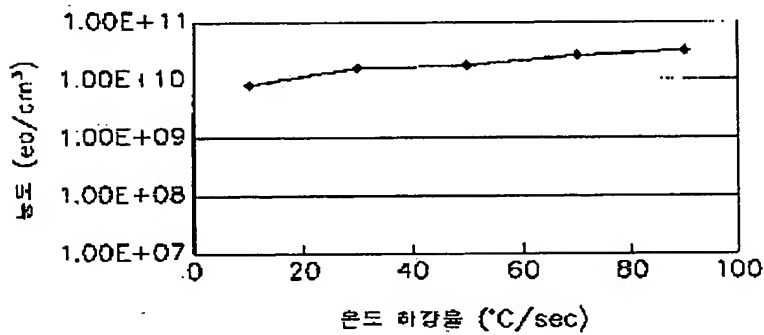
도면34



도면35

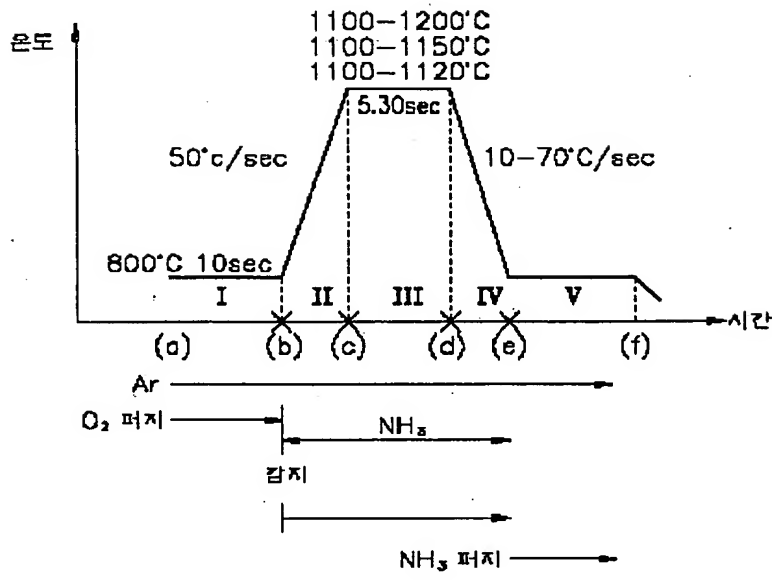


도면38

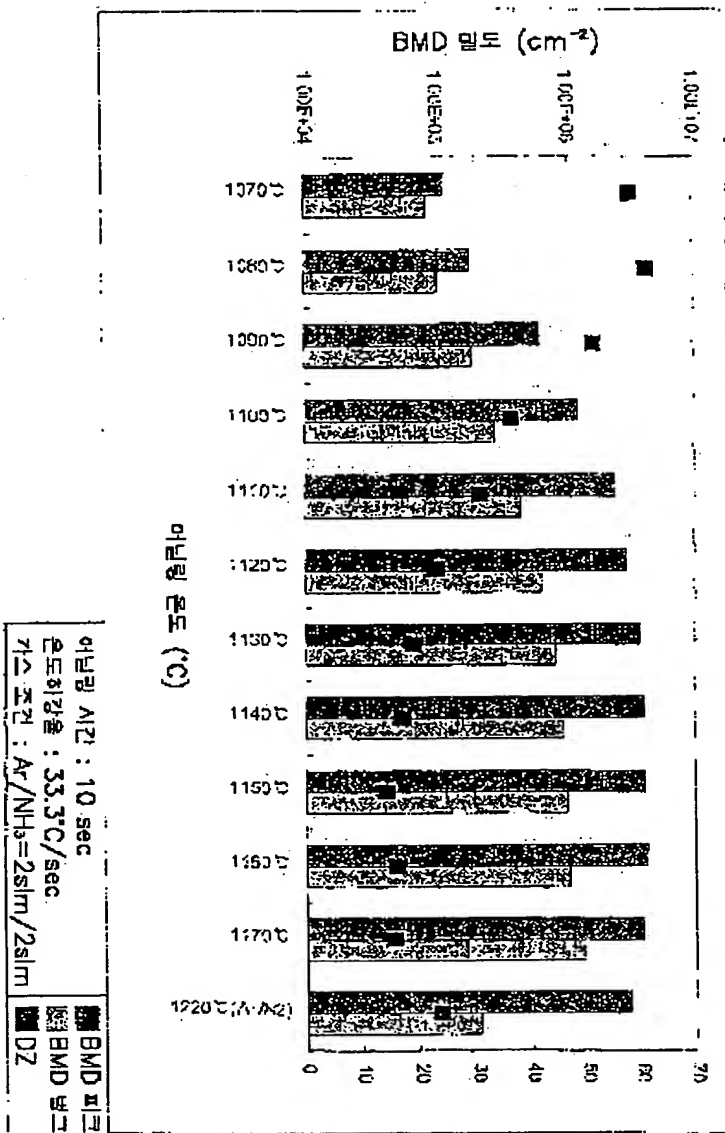




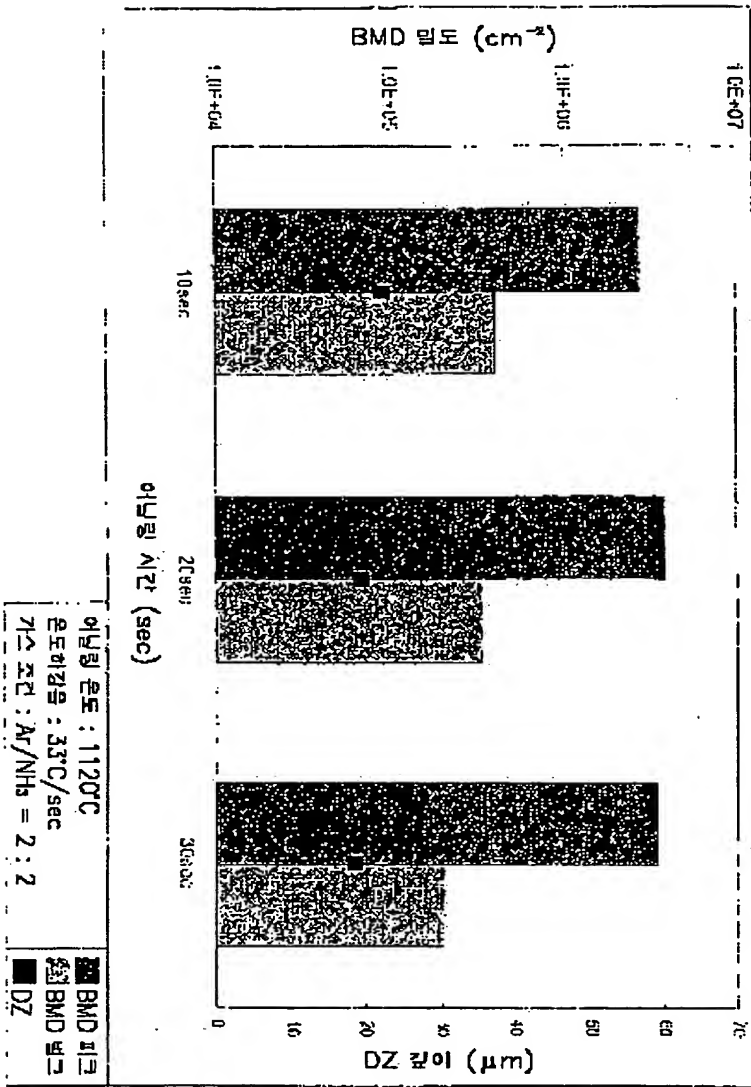
도면37



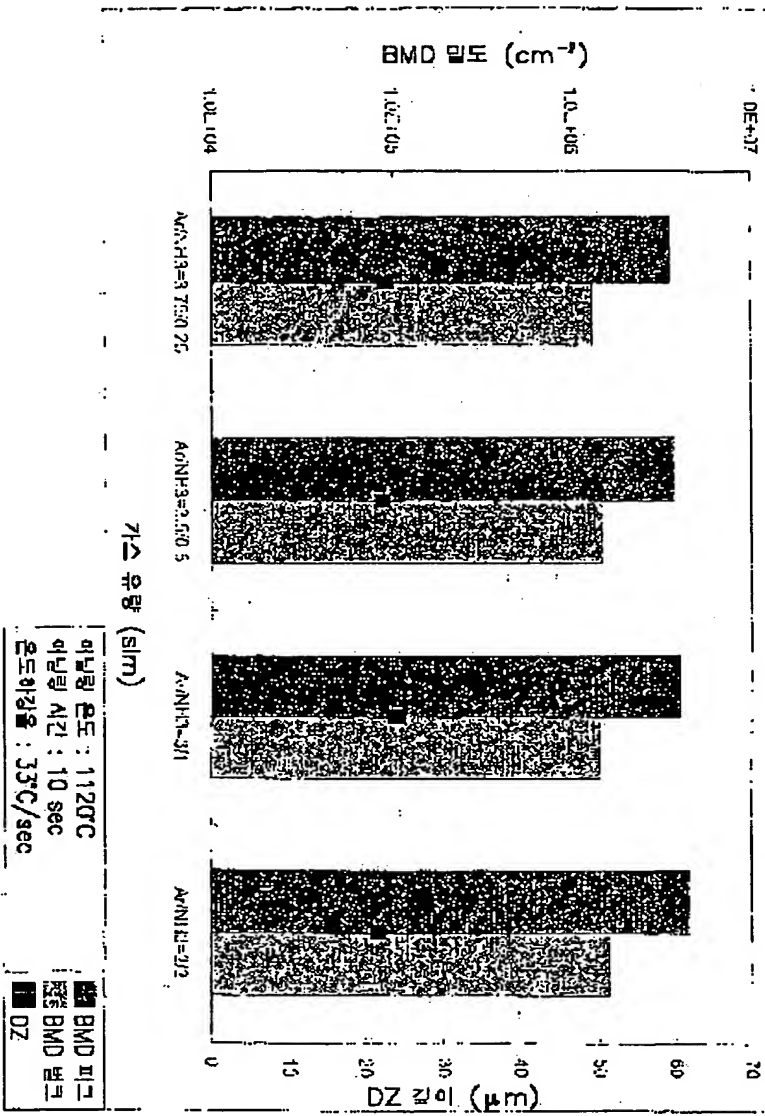
도면38



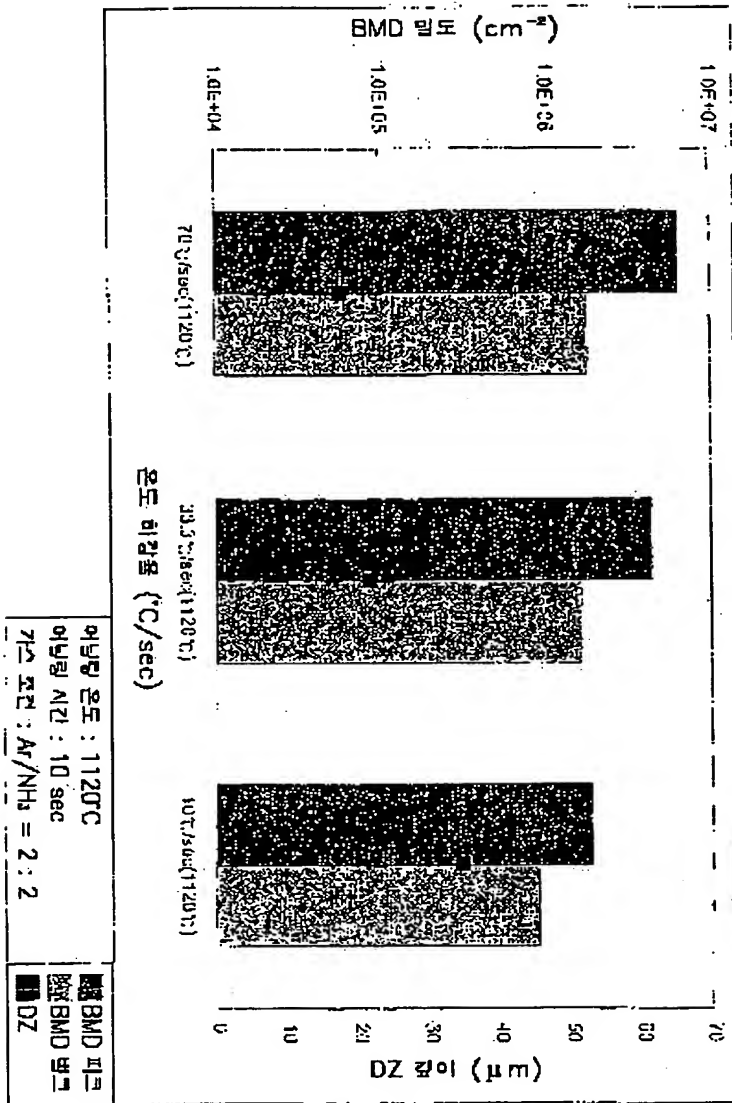
도면30



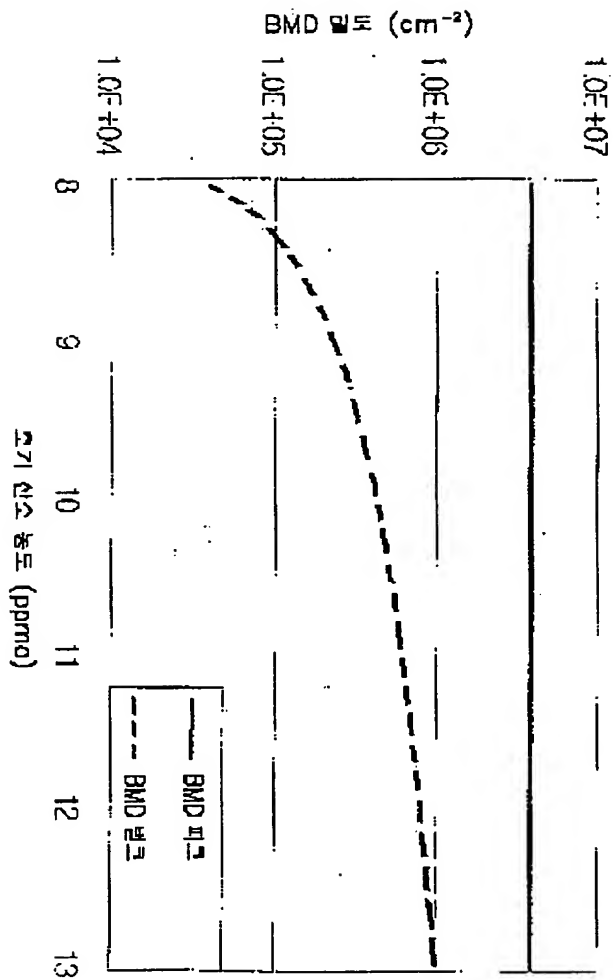
도면40



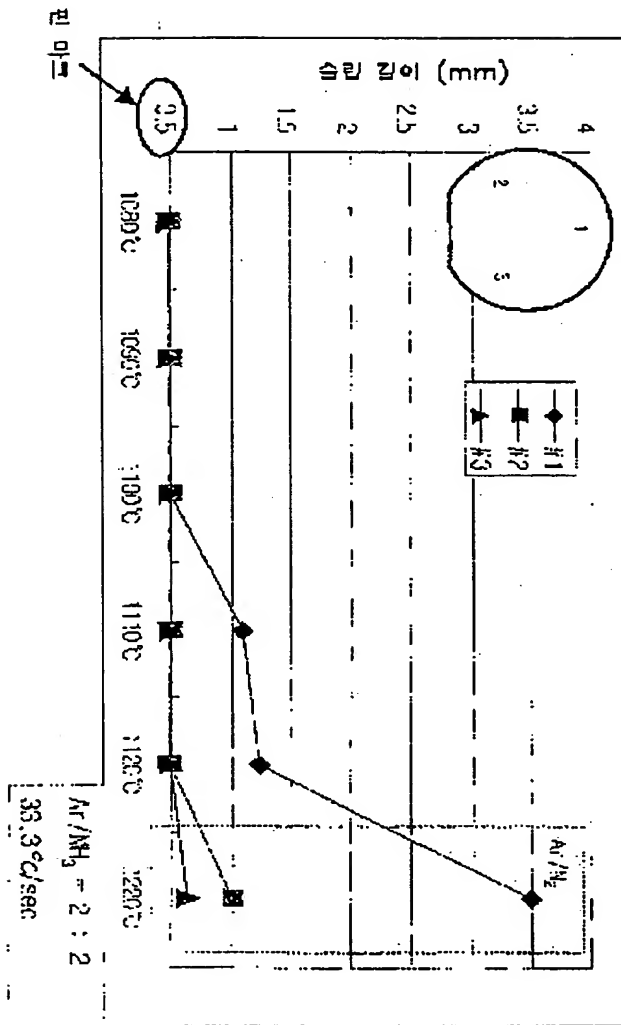
도면41



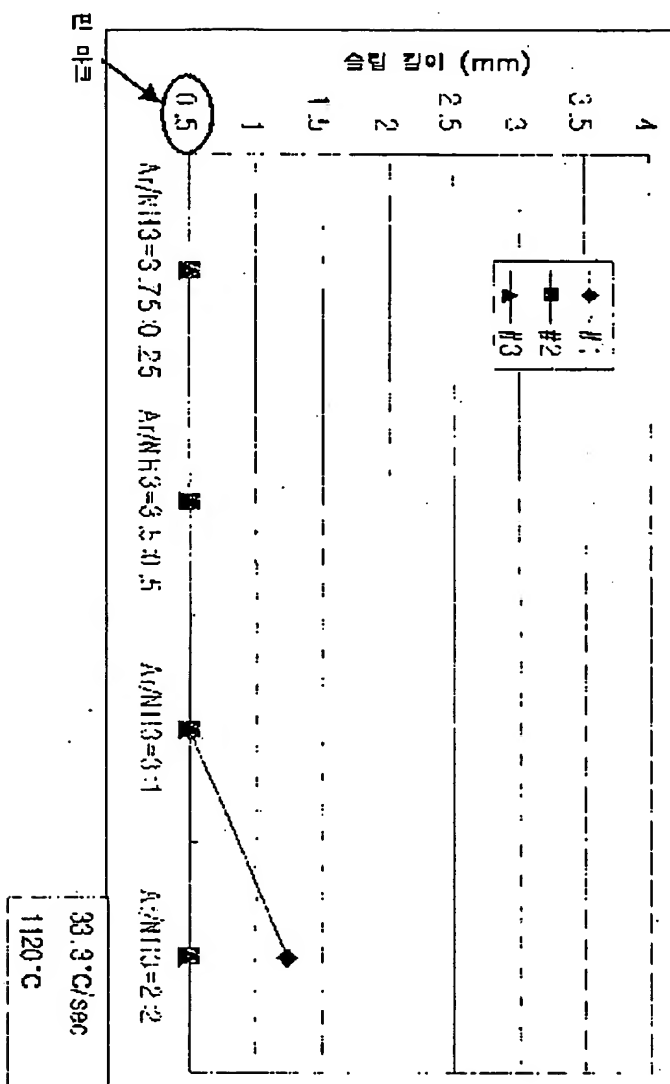
도면 2



도면43

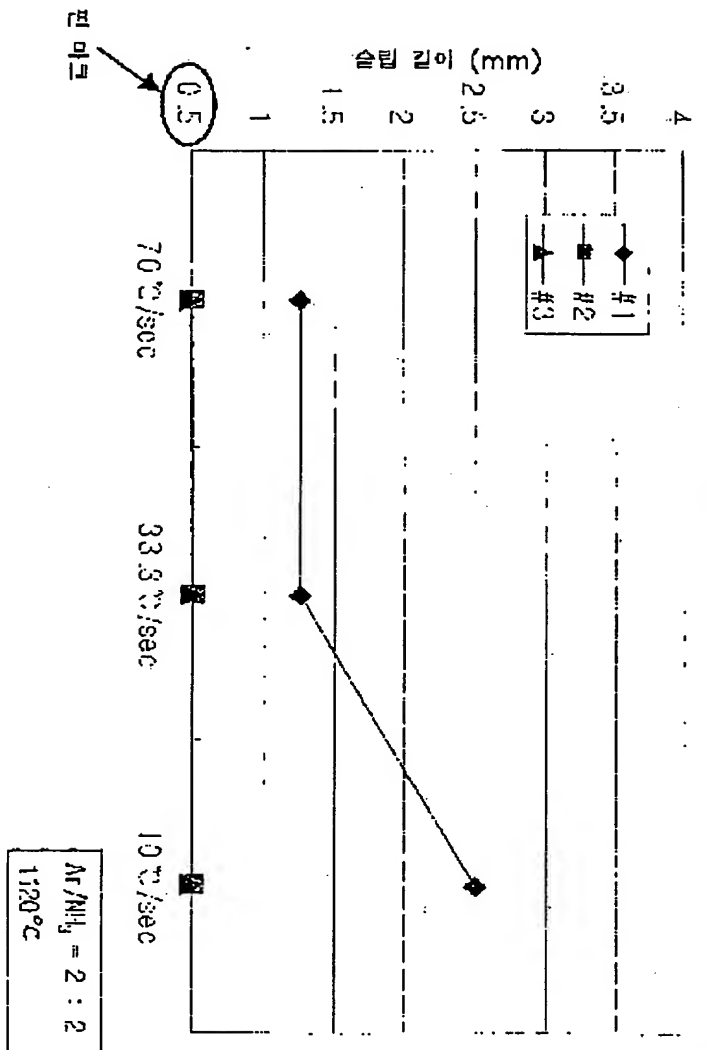


도면44



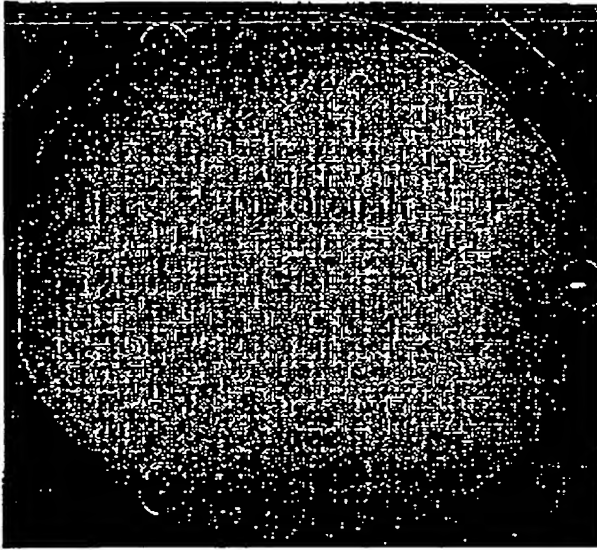


도면45



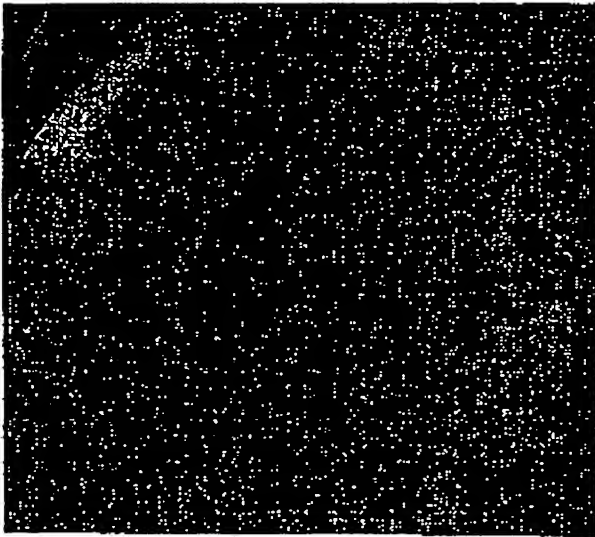
도면 40a

Ar/N<sub>2</sub>, 1250°C, 10sec

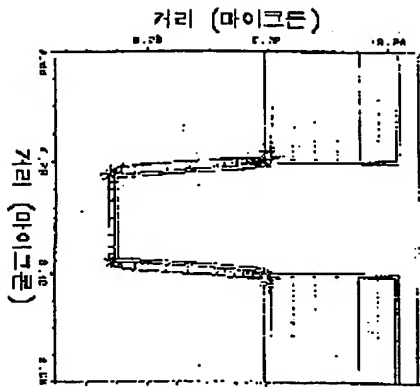


도면 40b

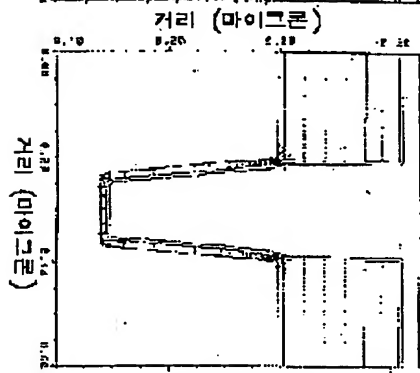
Ar/NH<sub>3</sub>, 1120°C, 10sec



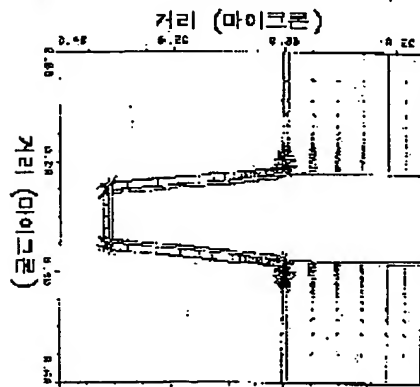
도면4



D21

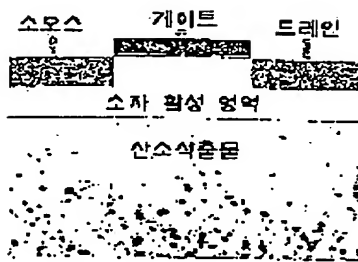


D19

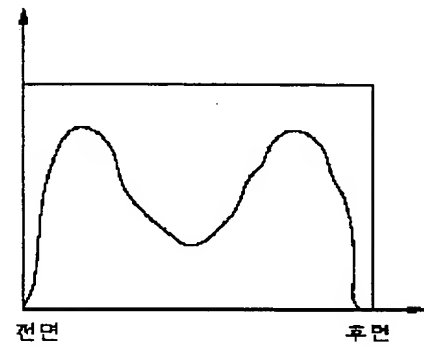


D17

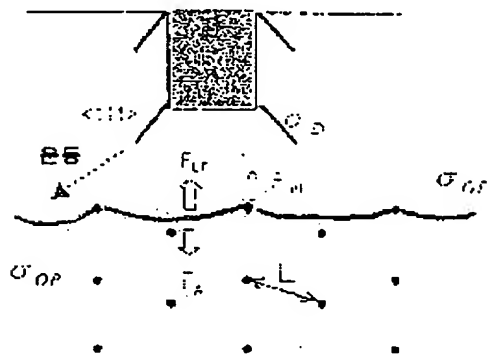
도면48a



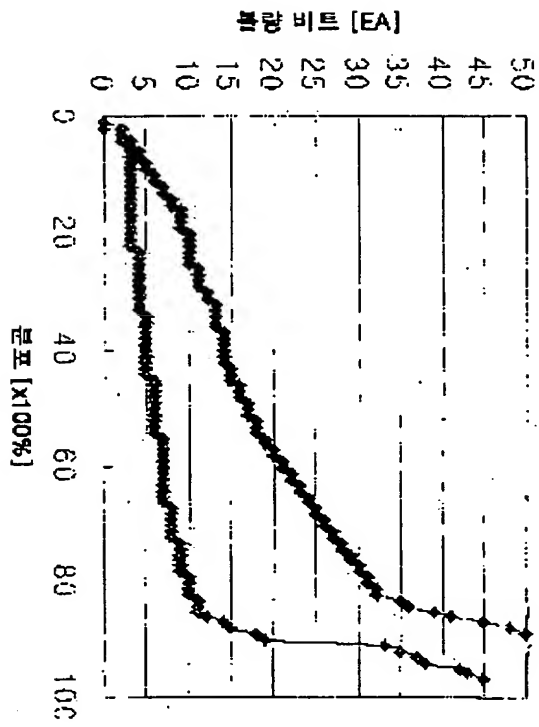
도면48b



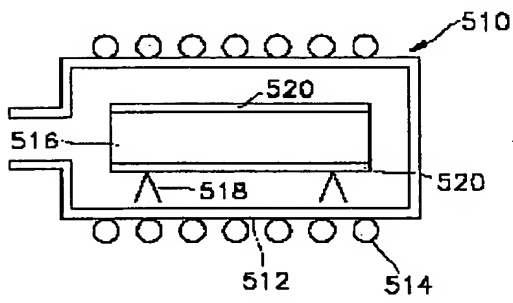
도면49



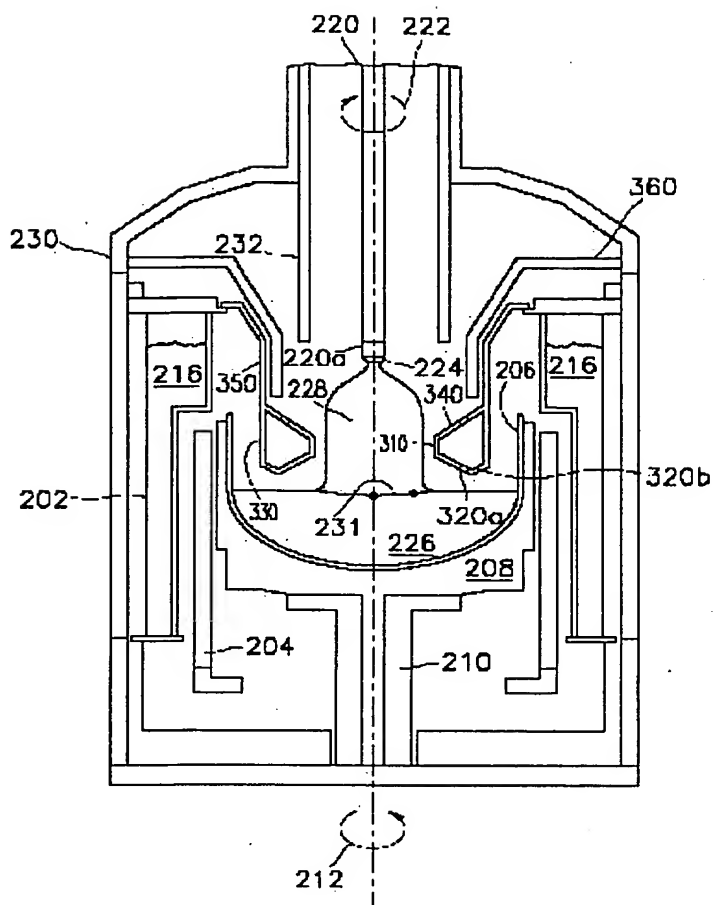
도면50



도면51



도 52



도 53

